

μGPCdsP シリーズ

SHPC-515(高速アナログ出力モジュール)取扱説明書



目次

1. 概要	-----	3
1.1 概要	-----	3
1.2 回路ブロック	-----	3
2. 仕様	-----	4
2.1 一般仕様	-----	4
2.2 機能仕様	-----	5
2.3 出力変換特性	-----	5
3. 各部名称・機能	-----	6
3.1 概観	-----	6
3.2 ステータス表示器	-----	6
3.3 外部出力端子台	-----	7
3.4 メモリバス/IOバス切替えスイッチ	-----	7
4. 配線	-----	8
4.1 端子割り付け	-----	8
4.2 接続例	-----	8
5. ソフトウェアI/F	-----	9
5.1 概要	-----	9
5.2 F関数	-----	9
5.3 F関数使用例	-----	12
5.4 I/O割り付け	-----	13
6. オフセット/ゲイン調整	-----	14
6.1 概要	-----	14
6.2 調整手順	-----	14

1. 概要

1.1 概要

本取扱説明書は μ GPCdsPシリーズの高速アナログ出力モジュールについて説明したものです。

SHPC-515はCPUモジュールよりデジタル信号を受け取り、アナログ信号を外部に出力します。

D/A変換速度は 0.05ms/6chと高速で、さらにCPUモジュールとのデータ転送にデュアルポートメモリを使用し高速化を図っています。

また、2チャンネルを1組とし、その組間で絶縁した回路構成となっております。

1.2 回路ブロック

SHPC-515の回路ブロック図を 図1-1 に示します。

2つのチャンネルごとに絶縁された出力となっております。

図中に波線 でチャンネル間絶縁を表記しました。

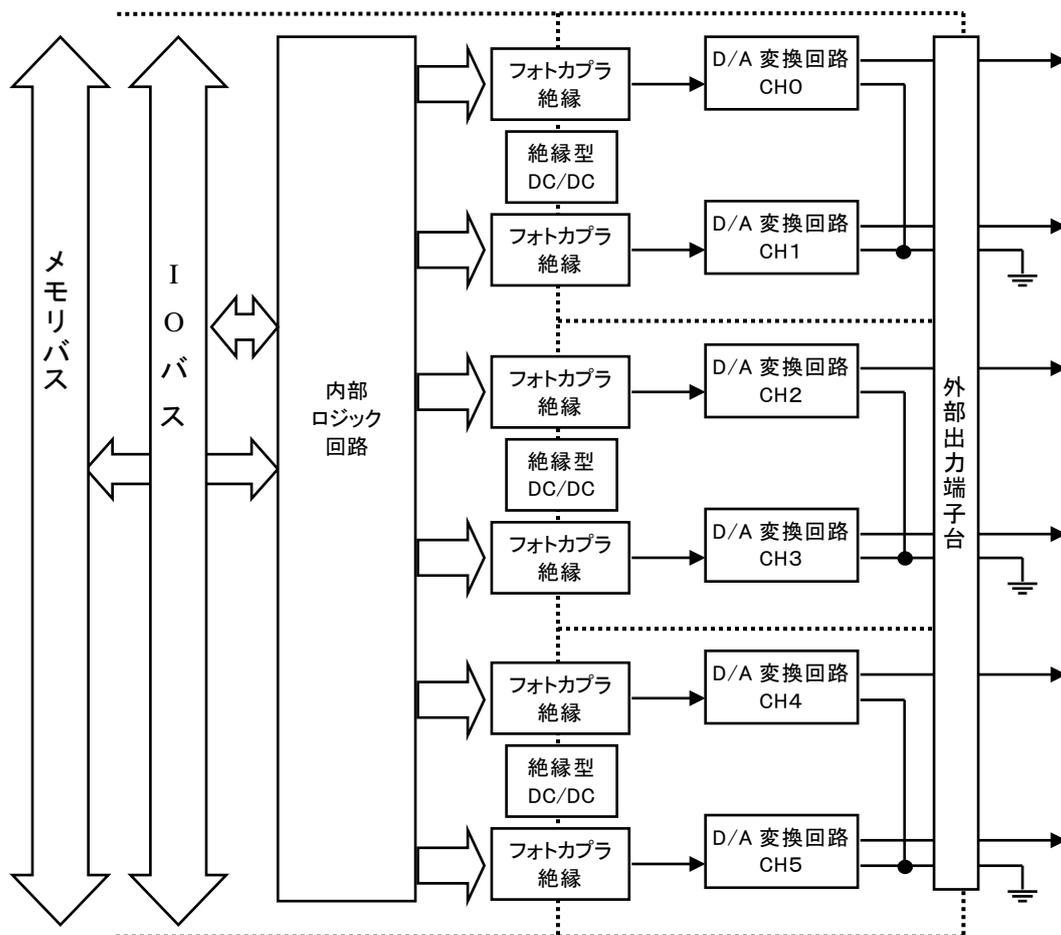


図1-1 回路ブロック図

2. 仕様

2.1 一般仕様

SHPC-515 の一般仕様を 表 2-1 に示します。

番号	項目	仕様	備考
1	外形寸法	1)幅 40mm 2)高さ 130mm 3)奥行き 122mm	突起部は含まない
2	電源	1)電圧 +24V±10% 2)消費電流 200mA以下	
3	物理的環境	1)動作周囲温度 0～+55℃ 2)保存温度 -20～+70℃ 3)相対湿度 20～95%RH 4)塵埃 導電性・可燃性の塵埃がないこと 5)腐食性ガス 腐食性のガスがないこと 有機溶剤の付着がないこと 6)使用高度 標高2000m以下	結露しないこと
4	機械的稼働条件	1)耐振動 片振幅 0.15mm 定加速度 19.6m/s ² 時間 各方向2時間(計6時間) 2)耐衝撃 ピーク加速度 147m/s ² 回数 各方向3回	JIS C0911準拠 JIS C0912準拠
5	電氣的稼働条件	1)耐ノイズ ノイズ電圧 2000V パルス幅 1μs 立上がり時間 1ns 2)耐静電気放電 気中放電法 ±8kV	ノイズシミュレータ法
6	構造	盤内蔵型 IP3	
7	冷却方式	自然冷却	

表 2-1 一般仕様

2.2 機能仕様

SHPC-515の機能仕様を 表 2-2 に示します。

番号	項目	仕様
1	名称	高速アナログ出力モジュール
2	型式	SHPC-515-Z-A1
3	出力形式	(0~+10V)と(±10V)はそれぞれ別の端子に出力。
4	チャンネル数	6チャンネル 2チャンネル毎絶縁
5	デジタル変換値	-32768~+32767
6	デジタル分解能	16ビット
7	誤差	1) 25℃ ±0.1%以下 2) 0~55℃ ±1.0%以下
8	変換速度	0.05ms/6チャンネル
9	外部負荷抵抗	2.2KΩ以上
10	実装位置	基本ベース、拡張ベース 電源、CPUスロットを除く全てのスロット
11	PLCバスI/F	1)メモリバス 基本ベース実装時 2)IOバス 基本ベース/拡張ベース実装時(切替え)
12	占有スロット数	1スロット
13	サービスパネル	モジュールステータス表示器

表 2-2 機能仕様

2.3 出力変換特性

SHPC-515のアナログ出力の変換特性グラフを 図 2-1 に示します。

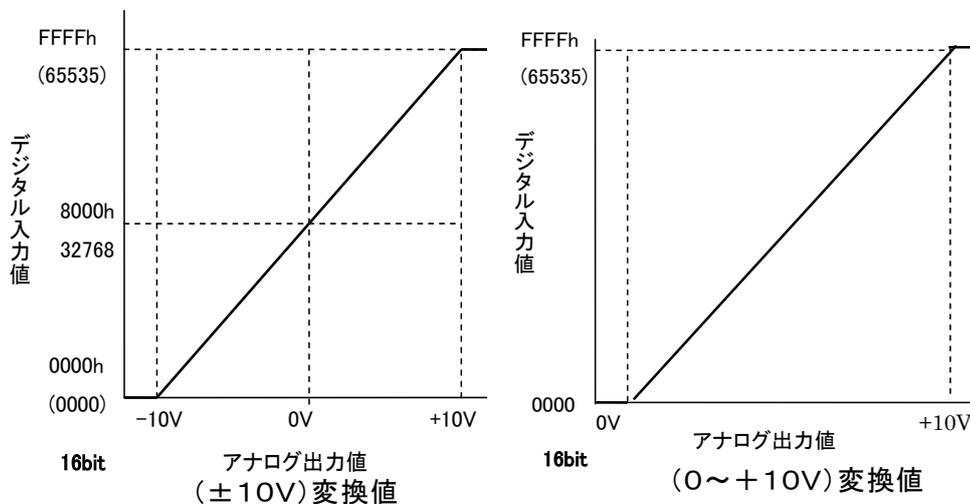


図 2-1 変換特性グラフ

3. 各部名称・機能

3.1 概観

SHPC-515 の外観と各部の名称を 図 3-1 に示します。

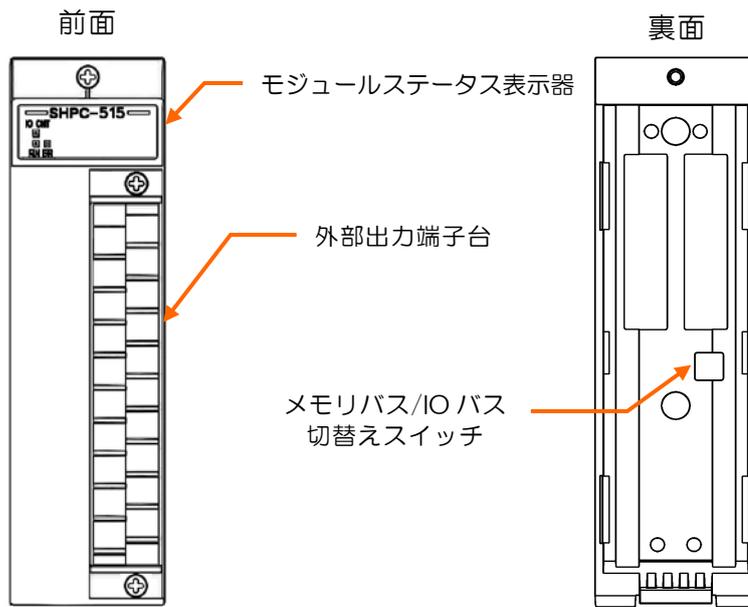


図 3-1 外観と各部名称

3.2 モジュールステータス表示器

モジュールステータス表示器は SHPC-515 の動作状態を表示する表示器です。



名称	意味
IO CNT	CPU モジュールがリフレッシュを実行しているときに点灯します。
RUN	モジュールの内部演算が動作しているときに点灯します。
ERR	モジュールの内部電源に異常が発生したときに点灯します。

表 3-1 モジュールステータス表示器

3.3 外部出力端子台

外部出力信号を接続する着脱式の端子台です。

端子の割り付けについては 4.1 端子割り付け を参照してください。

3.4 メモリバス/IOバス 切替えスイッチ

メモリバス/IOバス切替えスイッチは、SHPC-515とCPUモジュール間での入出力データの転送方式を設定するスイッチです。

SHPC-515を基本ベースに実装した場合、メモリバス/IOバス共に使用可能です。

拡張ベースに実装した場合はIOバスによる転送方式となります。

メモリバス/IOバスについては 5. ソフトウェアI/F で説明します。

ポジション	データ転送方式
OFF(下)	メモリバス方式
ON(上)	IOバス方式

表 3-2 メモリバス/IOバス切替えスイッチ

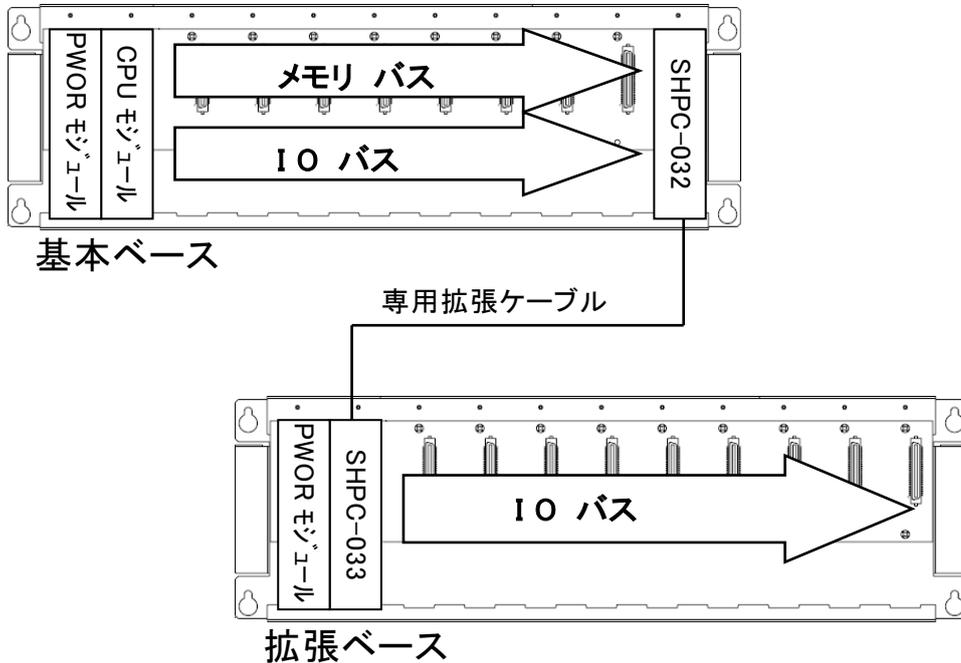


図 3-1 外観と各部名称

4. 配線

4.1 端子割り付け

外部端子台の信号割り付けを 図 4-1 に示します。

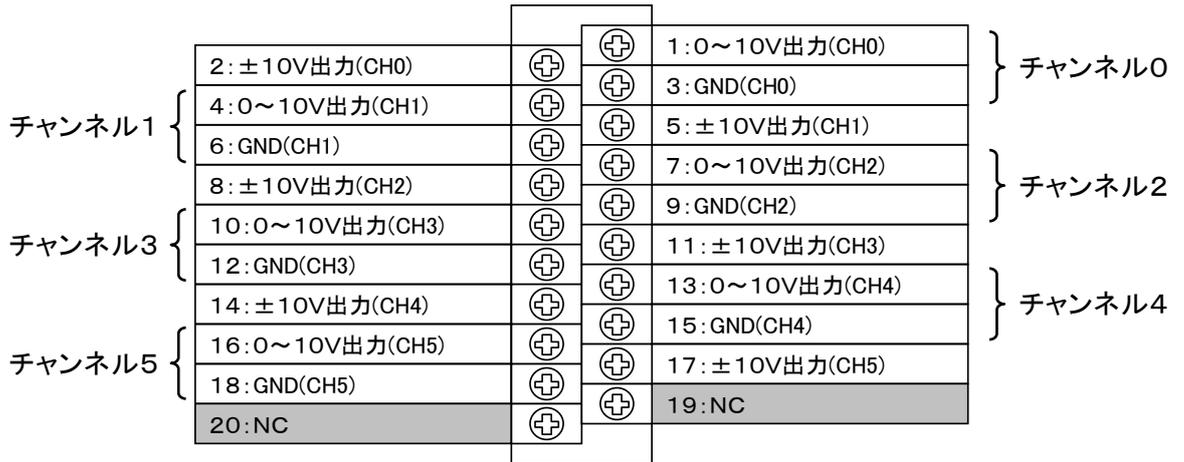


図 4-1 端子割り付け

4.2 接続例

配線例を 図 4-2 に示します。

配線はツイストシールドケーブルを使用し SHPC-515 側で接地して下さい。

(ただし、周囲のノイズ環境によっては両端で接地したほうがよい場合があります)

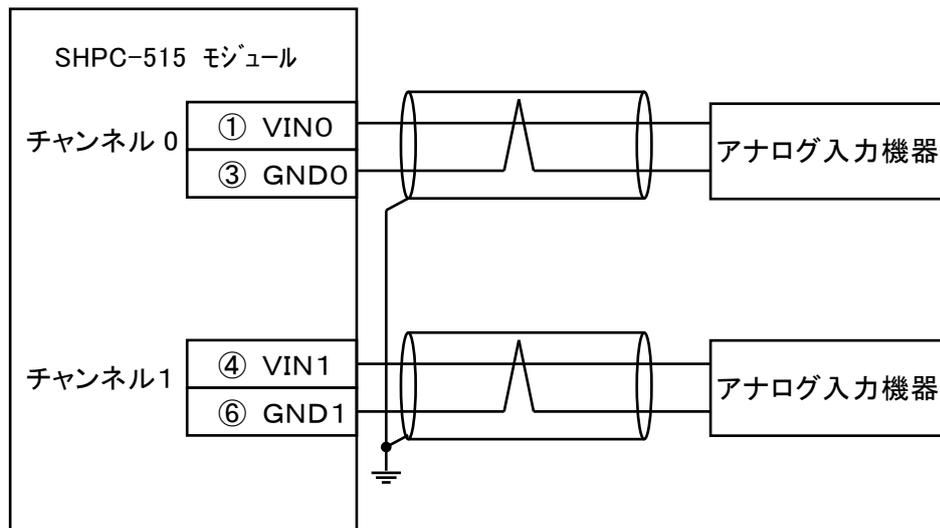


図 4-2 配線例

5. ソフトウェアI/F

5.1 概要

SHPC-515 では CPU モジュールとの入出力データの転送方式として、デュアルポートメモリを使用し高速なデータ転送を可能としたメモリバス方式と、iO/oOレジスタを使用してデータの転送を行うIOバス方式とがあります。

(バス方式の切替えについては 3. 4 メモリバス/IOバス 切替えスイッチ を参照して下さい)

メモリバス方式では入出力レジスタをデュアルポートメモリ上に構成し、wレジスタが割り付けられます。オフセット/ゲインによる補正はF関数内にて演算されます。

(オフセット/ゲインの調整方法については 6. オフセット/ゲイン調整 を参照してください)

5.2 F関数 (メモリバス方式)

SHPC-515 の関数シンボルと引数設定ダイアログボックスを 図 5-1 に示します。

F関数では4種類の引数を設定する必要があります。

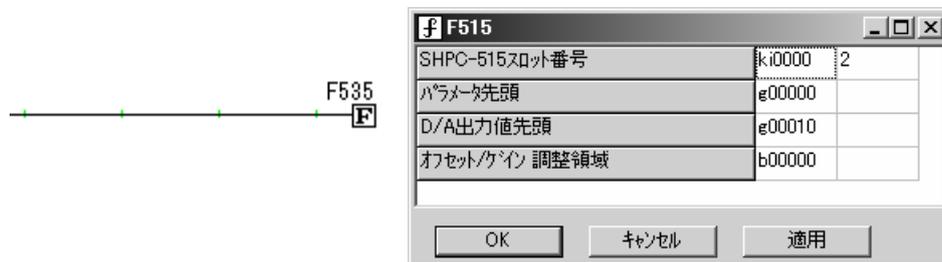


図 5-1 関数シンボルと引数設定ダイアログボックス

① SHPC-515 スロット番号

通信を行う SHPC-515 のスロット番号を(1~9)を指定します。

② パラメータ先頭

オフセット・ゲインのパラメータ先頭値

③ D/A 出力先頭

出力データを書き込むアドレスを指定

④ オフセット/ゲイン調整領域

EEPROM に補正値を書き込みます

<引数詳細>

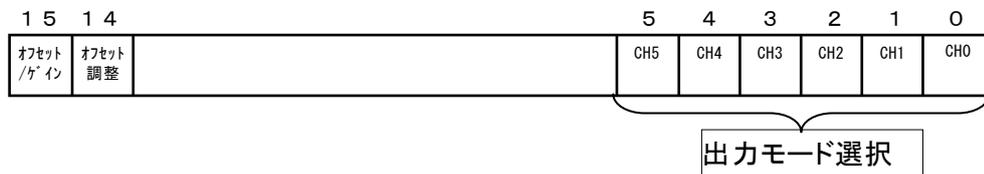
1) SHPC-515 スロット番号

指定したレジスタに使用するスロット番号を入力します。

(2) パラメータ先頭

SHPC-515 のパラメータを格納しているレジスタブロックの先頭レジスタ名を設定します。

図 5-2 にパラメータレジスタブロックの構成を示します。



- オフセット/ゲイン調整 0: オフセット/ゲイン調整 有効(補正を行う)
 1: オフセット/ゲイン調整 無効(補正を行わない)
- オフセット調整実行 0: 通常モード
 1: オフセット/ゲイン調整モード
- 出力モード選択 0: ±10V出力に設定
 1: 0~10V出力に設定

(3) D/A 変換値先頭

CPU より送られてきたデータを格納するレジスタブロックの先頭のレジスタ名を設定します。

図 5-3 に D/A 設定値レジスタブロックの構成を示します。

6チャンネル分の D/A 設定値を格納しますので、6ワードの連続したレジスタを確保しておく必要があります。

+0	CH0 D/A 設定値
+1	CH1 D/A 設定値
+2	CH2 D/A 設定値
+3	CH3 D/A 設定値
+4	CH4 D/A 設定値
+5	CH5 D/A 設定値

図 5-3 D/A 設定値レジスタブロック

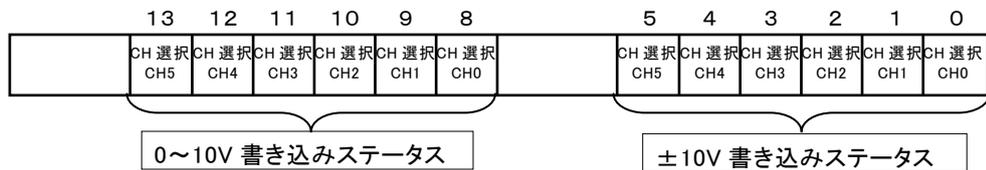
(4) オフセット/ゲイン調整領域

	bxxxxx	+7	+6	+5	+4	+3	+2	+1	+0
補正值書き込み CH 選択調整ステータス	+0	/	/	/	/	/	/	範囲確認フラグ	補正值書き込み
±10 オフセット	+1	/	/	ch5	ch4	ch3	ch2	ch1	ch0
±10V ゲイン +	+2	/	/	↓	↓	↓	↓	↓	↓
±10V ゲイン -	+3	/	/	↓	↓	↓	↓	↓	↓
0~+10V オフセット	+4	/	/	↓	↓	↓	↓	↓	↓
0~+10V ゲイン	+5	/	/	↓	↓	↓	↓	↓	↓

図5-4 オフセット/ゲイン調整領域

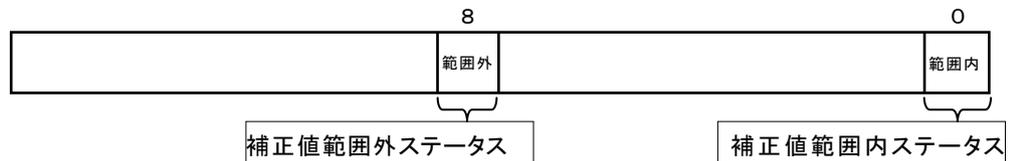
【調整実行】

ON→OFF の立ち上がりで選択されたチャンネルの補正値が EEPROM に書き込まれます。



【オフセット/ゲイン調整ステータス】

補正値を書き込んだ際に確認してください。



5.3 F関数使用例

SHPC-515のF関数使用例を図5-5に示します。

【引数】

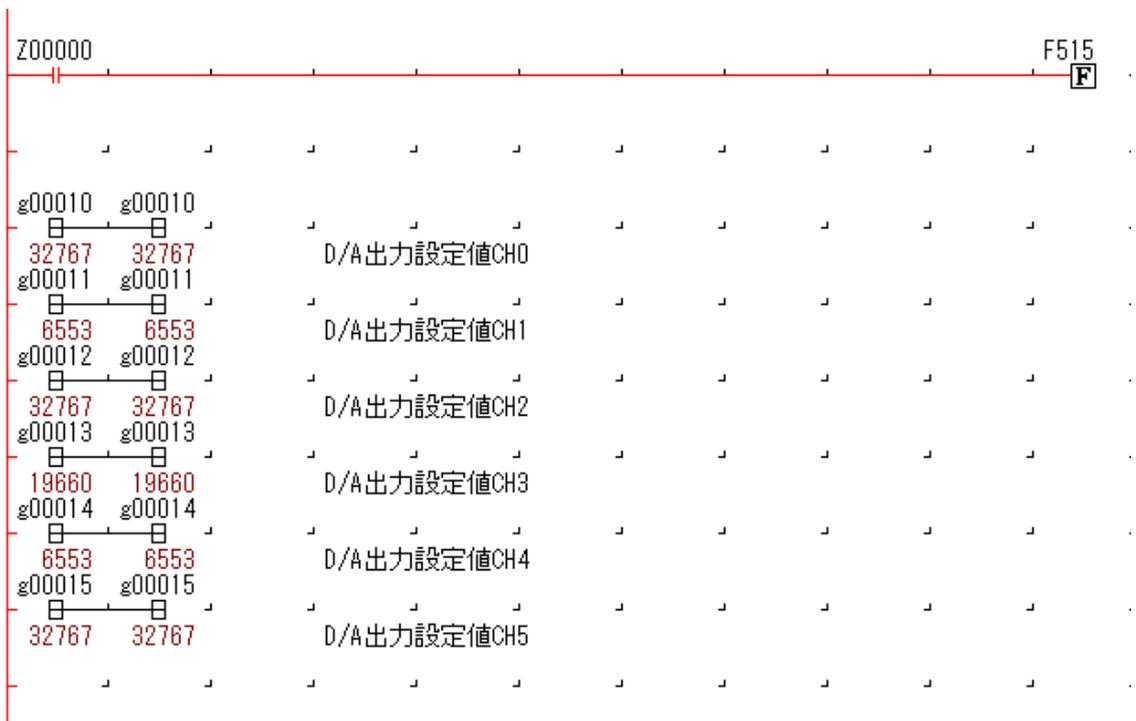


図 5-5 F関数使用例

5.4 I/O割り付け (IOバス方式)

I/Oバス方式使用時のメモリマップを 図 5-6 に示します。



iOレジスタ

+0	CH0 D/A 設定値
+1	CH1 D/A 設定値
+2	CH2 D/A 設定値
+3	CH3 D/A 設定値
+4	CH4 D/A 設定値
+5	CH5 D/A 設定値

図 5-6 メモリマップ(IOバス方式)

出力保持

IO_RESET :リセット時に出力を0V にします。

IO_HOLD :リセット時に出力を保持します。

6. オフセット／ゲイン調整

6.1 概要

オフセット／ゲイン調整は本モジュールで使用している D/A 変換器などの電子部品の性能による特性の違いを補正するために行うものです。

6.2 調整手順 に従い各チャンネルのオフセット値、+ゲイン値、-ゲイン値をそれぞれ調整します。

オフセット／ゲイン調整では出力電圧を測定し補正値を計算して入力しますが、誤差量に関しては設定値を微調整し、補正を行ってください。

オフセット／ゲイン調整で得た調整値はモジュール内のEEPROMに保存され、F 関数を使用することで、オフセット／ゲイン調整値による D/A 設定値の補正を行うことができます。

6.2 調整手順

手順1 オフセット／ゲイン調整モードへ移行

- オフセット／ゲイン調整 1: オフセット／ゲイン調整 有効(補正を行う)
オフセット調整実行 1: オフセット／ゲイン調整モード
出力モード選択 0: ±10V出力に設定

手順2 オフセット値の調整

- ① 調整対象となるチャンネルの出力を0Vにします。
- ② テスタで値を読み取り補正値を計算してオフセット/ゲイン調整領域に入力します。

手順3 +ゲイン値の調整

- ①調整対象となるチャンネルの出力端子に+8Vを出力します。
- ②テスタで値を読み取り補正値を計算してオフセット/ゲイン調整領域に入力します。

手順4 -ゲイン値の調整 (±10V出力のみ)

- ① 調整対象となるチャンネルの出力端子に-8Vを出力します。
- ② テスタで値を読み取り補正値を計算してオフセット/ゲイン調整領域に入力します。
「オフセット/ゲイン調整領域」の「補正値書き込み」の調整対象となるチャンネルをOFF→ONとし、ROMに書き込みます。
- ③ 調整ステータスが範囲内であることを確認する。
範囲内ビットがONとなれば±10V出力調整は完了です。
入力した設定値が範囲外である場合『異常終了』
ビットがONとなります。

±10V補正値範囲設定

オフセット値 (D/A変換値で 8000H±1600H)
+ゲイン値 (D/A変換値で E666H±1600H)
-ゲイン値 (D/A変換値で 199AH±1600H)

手順5

出力モード選択 1: 0~10V出力に設定

手順6 オフセット値の調整

- ① 調整対象となるチャンネルの出力を0Vにします。
- ② テスタで値を読み取り補正値を計算してオフセット/ゲイン調整領域に入力します。

手順7 +ゲイン値の調整

- ① 調整対象となるチャンネルの出力端子に+8Vを出力します。
- ② テスタで値を読み取り補正値を計算してオフセット/ゲイン調整領域に入力します。
「オフセット/ゲイン調整領域」の「補正値書き込み」の調整対象となるチャンネルをOFF→ONとします。
- ③ 調整ステータスが範囲内であることを確認する。
範囲内ビットがONとなればオフセット調整は完了です。
入力した設定値が範囲外である場合『異常終了』
ビットがONとなります。

0~10出力補正値範囲設定

オフセット値 (D/A変換値で 0000H+3300H)
+ゲイン値 (D/A変換値で CCCCH±3300H)

ページ	16/16	記号	
番号	QG18577		

手順 8 オフセット／ゲイン調整モードの終了

- ① 補正值調整実行の全てのビットをOFFとし、パラメータの『オフセット調整実行』・『オフセット／ゲイン調整』ビットをOFFとし終了となります。

 **東洋電機製造株式会社**

<http://www.toyodenki.co.jp/>

本 社 東京都中央区八重洲一丁目 4-16 (東京建物八重洲ビル) 〒103-0028
産業事業部 TEL. 03 (5202) 8132~6 FAX. 03 (5202) 8150

TOYODENKI SEIZO K.K.

<http://www.toyodenki.co.jp/>

HEAD OFFICE: Tokyo Tatemono Yaesu Bldg, 1-4-16 Yaesu, Chuoh-ku,
Tokyo, Japan ZIP CODE 103-0028
TEL: +81-3-5202-8132 -6
FAX: +81-3-5202-8150

サービス網
東洋産業株式会社

<http://www.toyosangyou.co.jp/>

本 社 東京都千代田区東神田 1 丁目 10-6 (幸保第二ビル) 〒101-0031
TEL. 03 (3862) 9371 FAX. 03 (3866) 6383

本資料記載内容は予告なく変更することがあります。ご了承ください。