



64 シリーズ

インテリジェントインバータ

PCツールマニュアル



64シリーズ
スーパーブロック
適用説明書

東洋電機製造株式会社

はじめに

本適用説明書は、V F 6 4 に搭載されるスーパブロック機能についての説明をまとめたものである。

V F 6 4 は基本的なトルク制御機能、速度制御機能を備えているが、システムによっては独自の制御方式を採りたい場合がある。そのような場合にスーパブロック機能を使用することにより、適用システムに応じて最適なトルク制御機能、速度制御機能を速やかに組み込み、お客様に提供することができる。また、スーパブロック機能を使用することにより、ドライブが特殊な制御を要求するシステムや高速かつ複雑な制御を行わなければならない各システムに最適な指令（速度指令、トルク指令）の演算回路を容易に組み込むことができる。

このようにスーパブロック機能を使用することにより自由度の高い制御ブロック回路をV F 6 4 に容易に組み込むことが可能となるが、その反面、間違った制御回路を設計したり、制御定数に適切でない値を設定すると、動作がおかしくなるだけでなく、最悪の場合はシステムを破損してしまう可能性もある。

スーパブロックを設計、適用する場合はシミュレーション、D R ・評価会等の設計審査、実用試験などによる十分な検証を行なうこと。

1 VF64上での構成

VF64インバータのうち、ユーザープログラマブルなエリアとして、シーケンス機能とスーパブロック機能を用意する。スーパブロック機能は、端子台やコンソール、通信オプションからのデータや電流検出、速度検出からのデータ、内部演算データを入力データとして、希望の速度指令、トルク指令を得るための演算回路として動作し、結果をVF64の基本制御回路に与える。VF64上での主な構成は下記の構成図のとおりとする。

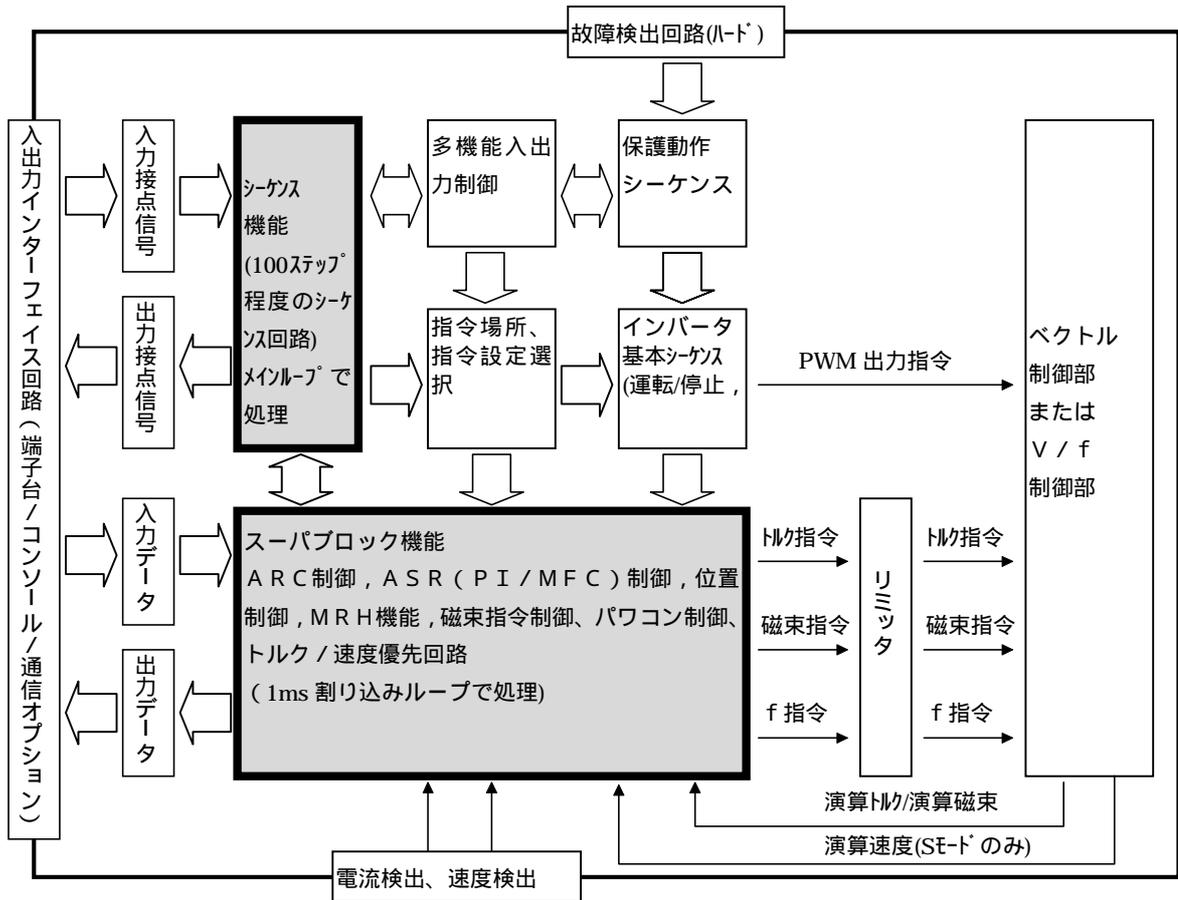


Fig.1 スーパブロック機能およびシーケンス機能を含むVF64簡略構成図

2 スーパブロック仕様

2.1 マトリクススイッチ

スーパーブロックは、マトリクススイッチと呼ばれる呼び出しスーパーブロックと結合情報を記載したメモリテーブルを順次読み出すことにより実行される。このスーパーブロックはスーパーブロック機能を使用するユーザが、スーパーブロックエディタ(P C 上で動作)により作成・編集し、V F 6 4 本体の F L A S H - R O M エリアに焼き込まれる。

従来の H C スーパーブロックとは異なり、R O M エリアであるので、通常マトリクススイッチ上のデータを書き換えることはできない。従って、マトリクススイッチは呼び出すスーパーブロックの種類を示すスーパーブロックコードと、結合情報によって作成されるメモリのアドレス情報のみが記載されている。なお、スーパーブロック毎に使用する入出力数が異なるので、当然マトリクススイッチの数もスーパーブロックごとに異なる。

なお、従来 H C 9 4 ではマトリクススイッチ長は 1 6 b i t であったが、今回使用する S H は 3 2 b i t アドレス空間であるので、マトリクススイッチも 3 2 b i t 長となっている。以下にマトリクススイッチの記載例を示す。

address	内容	
+0000	1 番め呼び出し S B コード	1 番目のスーパーブロックのデータ (マトリクススイッチの数はスーパーブロックにより異なる)
+0004	データ 1 アドレス	
⋮	⋮	
+4 × (n + 1)	データ n アドレス	
+4 × (n + 2)	2 番め呼び出し S B コード	2 番目のスーパーブロックのデータ
+4 × (n + 3)	データ 1 アドレス	
⋮	⋮	
+4 × (n + 2 + m + 1)	データ m アドレス	
	⋮	
	⋮	
	0	マトリクススイッチの終了

なお、スーパーブロックのコードのエリアに 0 が入っている場合、マトリクススイッチの終了を示す。この場合、スーパーブロックの読み出しを終了し、各ポインタを初期値に戻す。

また、スーパーブロックのコードエリアが 70h の場合、一旦スーパーブロック読み出しを終了することを示す。この場合は、ポインタの初期化は行わず、次の制御ループでその続きから再実行することになる。(スーパーブロックの分割)

2.2 入出力変数

2.2.1 数値データ

特に指示が無い場合は、入出力とも極性付きの 16bit データ(signed short)とし、100% = 20000 とする。

入力はマトリクススイッチにて指定されるアドレスのデータを参照する。

2.2.2 BIT データ

bit データは、メモリ上では byte 単位で扱う。つまり 1 bit に対しメモリは 1byte が割り当てられる。この時 bit = 0 の場合 00h、bit = 1 の時 FFh とする。bit データの入力は、数値データと同様マトリクススイッチにて指定されるアドレスによって指定されるメモリに byte で与えられる。

2.2.3 出力データ

出力データエリアは、内部 RAM 上に 64word(128byte)割り当てられている。

2.2.4 記憶RAM

スーパーブロックの演算データを次回呼び出しまで記憶する記憶RAMエリアは、内部RAM上に 32bit 長のデータとして 32long(128byte)割り当てられている。

2.3 スーパーブロックの実行周期 (タイムステップ)

スーパーブロックの実行は、VF64 本体の 1ms 割り込み内で呼び出される。通常は、1ms のループ内でマトリクススイッチに設定されているすべてのスーパーブロックを実行するので、それぞれの実行周期 (タイムステップ) は 1ms となる。

ただし、スーパーブロック実行時間が 200 μ s を超える場合、スーパーブロックの演算時間によって VF64 本体の制御が影響を受けることを防ぐため、スーパーブロックの実行をマトリクスSW上で分割しなければならない。(最大4分割まで)。スーパーブロックを分割した場合は 1ms の割り込み内で分割したうちの 1グループずつを順に実行する。従って 4個に分割した場合、実行周期 (タイムステップ) は 4ms となる。

2.4 スーパーブロックのVF64への組み込み

スーパーブロックを作成しVF64へ組み込むには以下の手順で実行する。

- ・必要な制御フローに従ってスーパーブロックの接続図を作成する。
- ・作成した接続図に従って、パソコンのスーパーブロックデータでスーパーブロックの並び、入力、出力、接続情報、コンソール設定エリアを入力し接続情報のファイル(~.mot)を作成する。
- ・接続情報ファイル(~.mot)を、パソコンのフラッシュ書き込みソフトで、CPUのフラッシュメモリに書き込む。
- ・各種スーパーブロックのコンソール設定項目を入力する。
- ・VF64の設定項目でスーパーブロック機能を有効にする。

なお、上記手順で使用するパソコンは Windows95/98 が搭載されているパソコンを使用する。上記のパソコンソフト(スーパーブロックデータ、フラッシュ書き込みソフト)についての説明は、スーパーブロックデータ説明書(QG16970)、フラッシュROM書き込みソフト説明書(QG17018)による。

2.5 スーパーブロック使用時の注意

2.5.1 アドレス設定時の注意点

スーパーブロックに設定する入出力はアドレスで指定されるが、インバータ内部のアドレスを直接指定することになるので、間違ったアドレスを指定してインバータ本体の動作をおかしくしてしまう可能性がある。本体アドレス設定時には十分に注意すること。

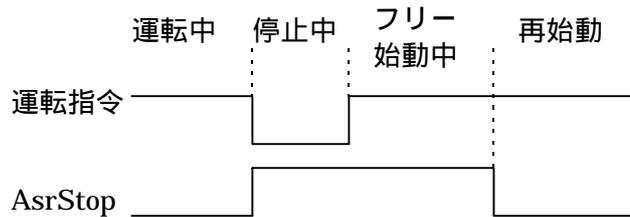
2.5.2インバータ本体のARC機能を使用する場合

インバータ本体のARC機能を使用する場合は、ArcSpd という変数に本体ARC後の速度指令が出力されるのでこれを使用する。

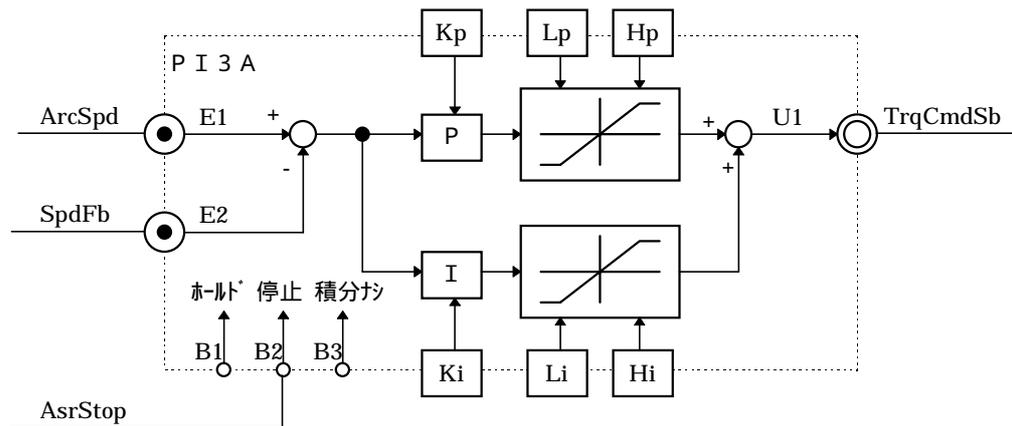
また、停止中とフリー始動速度演算が終了しARC出力(ArcSpd)が確定するまではPIアンプの積分器をクリアしておく必要があるので AsrStop(BITデータ)変数をPIアンプの停止入力(BIT入力)に接続しておくこと。詳細は以下に示す。

ただし、FFWDブロックの停止入力に AsrStop を使用すると、AsrStop から復帰したときに速度指令が0でない場合、FFWDに[0 指令]のステップ入力となされた場合と同じ動作をするので注意が必要である。

AsrStop の動作シーケンス

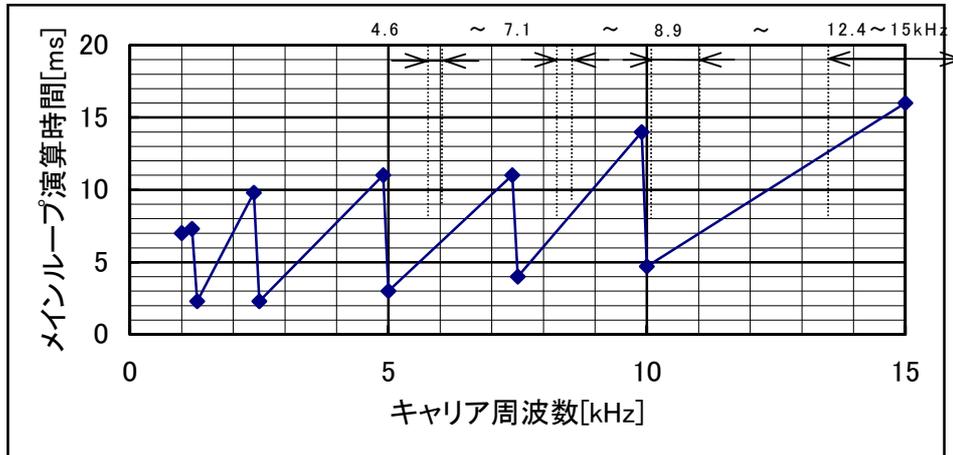


本体ARCとフリー始動使用の場合のPIアンプ接続例 (PI3A使用例)



2.5.3 キャリア周波数とメインループ演算時間の関係について

スーパーブロックを使用時に、キャリア周波数の値によってはインバータ本体のメインループ演算時間が長くなり制御入出力の応答が悪くなるので、以下に示すグラフで演算時間が10msを超えるところのキャリア周波数は極力使用しないこと。



キャリア周波数	小	メインループ 実行時間	大
1.0kHz		→	1.2kHz
1.3kHz	←	→	2.4kHz
2.5kHz	←	→	4.9kHz
5.0kHz	←	→	7.4kHz
7.5kHz	←	→	9.9kHz
10.0kHz	←	→	15.0kHz

2.6 スーパブロックに使用するインバータ内部データのアドレス

SPB インター変数名	内部アドレス	内容
AnTermIn	0xffff900	アナログ端子台入力(20000/10V)
IsoTermIn	0xffff902	絶縁アナログ端子台入力(20000/10V)
SpdCmdTm	0xffff904	アナログ速度指令入力(AnTermIn より 20000/top に換算)
TrqCmdTm	0xffff906	トルク指令入力(AnTermIn を 7500/150%(-10V)に換算)
SpdCmdIs	0xffff908	ISO 速度指令入力(IsoTermIn より 20000/top に換算)
TrqCmdIs	0xffff90a	ISO 電圧指令入力(5000/100%(-6.67V))
SpdFb	0xffff90c	モータ速度フィードバック(20000/top) (ただし S モードでは演算速度)
SpdFbAbs	0xffff90e	SpdFb の絶対値
TrqCmdSb	0xffff910	スーパブロックからのトルク指令出力 (20000/100%) (インバータ内部で 5000/100% に換算される)
SpdCmdSb	0xffff912	スーパブロックからの速度指令出力 (top/20000)
AnOutSb	0xffff914	スーパブロックからの VFC64-TB アナログ出力 (20000/5V)
IsoOutSb	0xffff916	スーパブロックからの IO64 (絶縁アナログ I/O 電圧)出力 (20000/5V)
fj-01 ~ fj-10	0xffff918- 0xffff92a	通信電圧からの入力
tj-01 ~ tj-15	0x002C0030- 0x002C004C	スーパブロックから通信電圧へ出力
I00081 ~ I00100	0x00206081- 0x00206100	シーケンス機能からの入力(BIT データ)
O00080 ~ O000ff	0x00206181- 0x00206200	シーケンス機能への出力(BIT データ)
OutFreq	0xffff92c	出力周波数 20000/top
Ioutrms	0xffff930	実効電流 10000/100%(inv.rated)
Vout	0xffff932	出力電圧 4000/200V(200V 系),4000/400V(400V 系)
Vdc	0xffff934	直流電圧 Vdc*10(400V 系は半分)
TcmdVec	0xffff936	トルク指令 5000/100%
OIPreCo	0xffff938	OL フリクション 10000 で OL または OT 動作
ImTemper	0xffff93a	モータ温度 10/1
FlxRate	0xffff93c	モータ磁束比 1024/100%
TcalOpen	0xffff944	演算トルク 5000/100%
InvFlag	0xffff948	インバータ状態フラグ (注)
CmdFlag	0xffff94a	端子台指令入力フラグ(上位)・運転指令フラグ(下位) (注)
ArcSpd	0xffff950	内部 ARC 後の速度指令(S モード時は 0 周波数制限付)
AsrStop	0xffff952	ASR 禁止(スーパブロッククリア用)停止,DCbr,初励,リ-始動中 (BIT データ)
BCDIn	0xffff95a	BCD 入力(HEX 変換後)
SpdCmdBC	0xffff95c	BCD 速度指令入力(Top/20000 に変換)

注：フラグの説明は次ページに記す。
フラグを使用する場合は B S E L ブロックを使用する。

フラグの説明

InvFlag：インバータ状態フラグ

BIT0：運転・寸動指令有り

BIT1：運転中

BIT2：寸動運転中又は寸動運転してた

BIT3：逆転指令状態

BIT4：DC 励磁中

BIT5：停電中

BIT6：自動計測中

BIT7：GATE ON 中

BIT8：励磁中

BIT9：DC ブレーキ中

BIT10：始動時磁束 u p 中

BIT11：プログラム運転終了停止中(One-time mode)

BIT15：FCL 保護中(実際にはセットされず、トレスラックで書換えられる)

CmdFlag：端子台指令フラグ(上位 8ビット)・インバータ指令フラグ(下位 8ビット)

インバータ指令フラグ部

BIT0：運転指令(シーケンスに渡す指令)

BIT1：JOG 指令(シーケンスに渡す指令)

BIT2：逆転指令(シーケンスに渡す指令)

BIT4：DC ブレーキ指令(シーケンスに渡す指令)

BIT7：励磁指令(シーケンスに渡す指令)

端子台指令フラグ部

BIT8：正転運転指令端子

BIT9：逆転運転指令端子

BIT10：正転寸動指令端子

BIT11：逆転寸動指令端子

BIT12：非常停止指令端子

BIT13：故障リセット指令端子

3 各スーパーブロックの仕様

3.1 スーパーブロック一覧表

No.	ブロック タイプ	ブロック名	機能
0	0 0	B E N D	スーパーブロックの終了
1	0 4	B I T J	ビットデータの転送（演算出力データブロックに出力）
2	0 8	B I T W	ビットデータの転送（指定アドレスに出力）
3	0 C	J M P R	ワードデータの転送（指定アドレスに出力）
4	1 0	J M P S	ワードデータの転送（演算出力データブロックに出力）
5	1 4	D L R G	ダイオード優先
6	1 8	A D D R	加減算
7	1 C	M U L T	乗算
8	2 0	C M P A	比較器
9	2 4	L A G 1	1次遅れ
1 0	2 8	D B A N	不感域
1 1	2 C	P I 3 A	P I アンプ（基本特性）
1 2	3 0	P I 2 A	P I アンプ（ウィンドウコンパレータ付き）
1 3	3 4	P I 1 A	P I アンプ（優先回路付き）
1 4	3 8	P I 4 A	P I アンプ（優先回路，ゲイン切り替え付き）
1 5	3 C	F F W D	フィードフォワード
1 6	4 0	M C A N	モータ側キャンセル
1 7	4 4	F C A N	フレキシブル側キャンセル
1 8	4 8	E A R C	簡易 A R C
1 9	4 C	S A R C	S 字 A R C
2 0	5 0	P C T Q	トルク発生係数の逆数
2 1	5 4	M R H F	M R H 機能
2 2	5 8	D S E L	データセレクタ
2 3	5 C	D R P C	垂下制御
2 4	6 0	D L G 3	ダイオード優先（3入力）
2 5	6 4	H Y S C	ヒステリシス非線型制御
2 6	6 8	P I D A	P I D アンプ
2 7	6 C	F U N C	ファンクション
2 8	7 0	P A U S	スーパーブロック分割点
2 9	7 4	J M P W	ワードデータの転送（指定アドレスに出力）
3 0	7 8	B S E L	データの1ビット選択

3.2 端子記号の説明

入力端子

- ◎ : 数値データ (1ワード) の入力端子
- : bitデータ (1バイト) の入力端子 (00h or FFh)
- : bitスイッチデータ (1バイト) の入力端子 (00h or FFh)

定数 : 定数入力 (コンソールより入力)

コンソールより入力された定数は、定められた係数により変換されてスーパーブロックに入力される。(変換式は次ページの設定項目表による)

出力端子

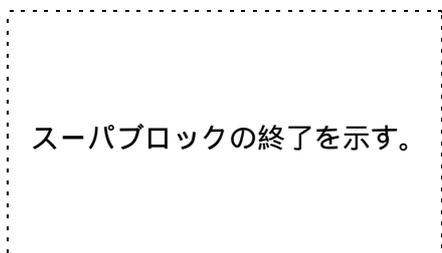
- ◎ : 数値データ (1ワード) の出力端子 (演算出力データブロックに出力)
- : 数値データ (1ワード) の出力端子 (指定アドレスに出力)
- ◎ : bitデータ (1バイト) の出力端子 (演算出力データブロックに出力)
- : bitデータ (1バイト) の出力端子 (指定アドレスに出力)

3.3 コンソール設定定数エリア

係数番号	定数記号	定数名	範囲	デフォルト	係数	エリア個数	コンソール設定エリア	運転中変更可
1	K	ゲイン	$-14.64 \leq K \leq 14.64$	1	$2^{27}/60000 * K$	25	P- 0 ~ 24	○
2	Jn Jl	イナーシャ	$0.000 \leq Jn \leq 31.999$	1	$1024 * Jn$	10	P- 25 ~ 34	○
3	Dn Dl	ダンピング	$0.000 \leq \text{定数} \leq 0.999$	0	32768 * 定数	10	P- 35 ~ 44	○
	Ka	垂下量						
4	Kp Kr	比例ゲイン	$0.00 \leq \text{定数} \leq 127.99$	5	256 * 定数	10	P- 45 ~ 54	○
		ヒステリシス下降ゲイン						
5	Ki	積分時定数	$10\text{ms} \leq Ki \leq 10000\text{ms}$	50ms	256000 / 定数	10	P- 55 ~ 64	○
6	T	加減速時間	$0.010\text{s} \leq T \leq 10.000\text{s}$	10.000s	256 / 定数	10	P- 65 ~ 74	○
7	MACC	加速時間	$0.10\text{s} \leq \text{定数} \leq 100.00\text{s}$	10.00s	2560 / 定数	10	P- 75 ~ 84	○
	MDEC	減速時間						
8	Tf	一次遅れ時定数	$1\text{ms} \leq \text{定数} \leq 1000\text{ms}$	10ms	26840 / 定数	15	P- 85 ~ 99	○
	Td	微分時定数						
	Dv/Kc	振り軸遅れ時定数						
9	SEL	セレクタ	1~8の整数	1	整数	5	P- 100 ~ 104	○
10	Ks	同期時ゲイン	$-1.000 \leq Ks \leq 1.000$	0.1	$4096 * Ks$	10	P- 105 ~ 114	○
11	Kg	比例係数	$0.000 \leq \text{定数} \leq 7.999$	1	4096 * 定数	10	P- 115 ~ 124	○
	G	不感帯外ゲイン						
	Ku	ヒステリシス上昇ゲイン						
	Kd	微分ゲイン						
	Kx	入力変換係数						
12	Dv	振り軸ダンピング	$0.13 \leq Dv < 300.00$	1	$4096 / Dv$	5	P- 125 ~ 129	○
13	Acc	加速時間	$0.14\text{s} \leq \text{定数} \leq 6.00\text{s}$	6.00s	4096 / 定数	3	P- 130 ~ 132	○ ※1
14	Sas	加速立上がり時間	$0.10\text{s} \leq \text{定数} \leq 2.00\text{s}$	2.00s	$128 / (\text{ACC} * \text{定数})$	3	P- 140 ~ 142	○ ※1
15	Sae	加速整定時間	$0.10\text{s} \leq \text{定数} \leq 2.00\text{s}$	2.00s	$128 / (\text{ACC} * \text{定数})$	3	P- 150 ~ 152	○ ※1
16	Dec	減速時間	$0.14\text{s} \leq \text{定数} \leq 6.00\text{s}$	6.00s	4096 / 定数	3	P- 133 ~ 135	○ ※1
17	Sds	減速立下がり時間	$0.10\text{s} \leq \text{定数} \leq 2.00\text{s}$	2.00s	$128 / (\text{DEC} * \text{定数})$	3	P- 143 ~ 145	○ ※1
18	Sde	減速整定時間	$0.10\text{s} \leq \text{定数} \leq 2.00\text{s}$	2.00s	$128 / (\text{DEC} * \text{定数})$	3	P- 153 ~ 155	○ ※1
19	n	パワコン速度比	0~7の整数	1	整数	4	P- 136 ~ 139	× ※2
20	ωR	定格速度	nによる	20000	$20000 / n$	4	P- 146 ~ 149	× ※2
21	Znt	トルク発生係数の逆数	$0.001 \leq Znt \leq 15.999$	1	$2048 * Znt$	4	P- 156 ~ 159	○
22	Dz	デッドゾーン	$0.0\% \leq Dz \leq 100.0\%$	0.00%	$200 * Dz$	10	P- 160 ~ 169	×
23	Kh	ヒステリシス幅	$0.0\% \leq \text{定数} \leq 163.0\%$	0.00%	200 * 定数	30	P- 170 ~ 199	×
	Kb	不感帯幅						
	Kw	ウインドウコンパレータ幅						
	Y	関数値						
24	Kf U0	入力オフセット 初期値	$-163.0\% \leq \text{定数} \leq 163.0\%$	0.00%	200 * 定数	10	P- 200 ~ 209	×
25	Hp	比例出力上限値	$-163.0\% \leq \text{定数} \leq 163.0\%$	100.00%	200 * 定数	20	P- 210 ~ 229	×
	Hi	積分出力上限値						
	Hd	FFWD出力上限値						
	Hmc	MCAN出力上限値						
	Hfc	FCAN出力上限値						
	Hm	MRHF出力上限値						
	Hu	HYSC出力上限値						
	Hd	微分出力上限値						
26	Lp	比例出力下限値	$-163.0\% \leq \text{定数} \leq 163.0\%$	-100.00%	200 * 定数	20	P- 230 ~ 249	×
	Li	積分出力下限値						
	Ld	FFWD出力下限値						
	Lmc	MCAN出力下限値						
	Lfc	FCAN出力下限値						
	Lm	MRHF出力下限値						
	Lu	HYSC出力下限値						
	Ld	微分出力下限値						
27		無変換エリア	0~65535	0		10	P- 250 ~ 259	○
28		予備 使用禁止				40	P- 260 ~ 299	×

- 1 : エリア設定にはSARCの注意欄を確認すること。
2 : エリア設定にはPCTQの注意欄を確認すること。

- 0 . B E N D (Superblock end code) スーパーブロックの終了
 (ビット)
 ブロックタイプ = 0 0 h

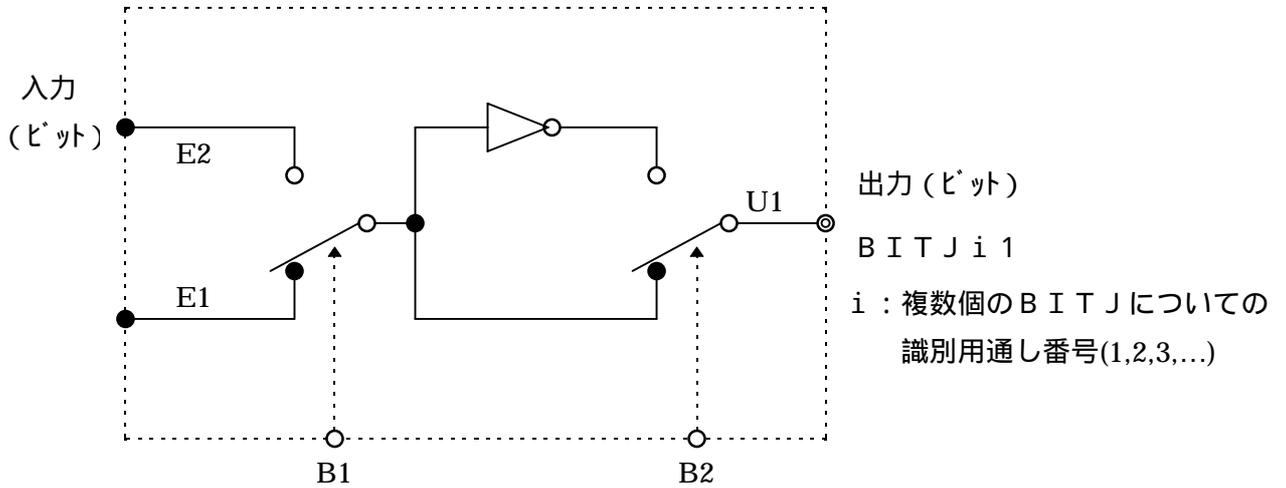


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	0 0 h	

注意：スーパーブロックは必ず B E N D で終了すること。

- 1 . B I T J (Bit Jumper Wiring with Superblock Output) ビットデータの転送
 (ビット² i1) (演算出力データブロックに出力)
 ブロックタイプ = 0 4 h 演算時間 = 4 . 0 μ sec 使用 R A M エリア = 0

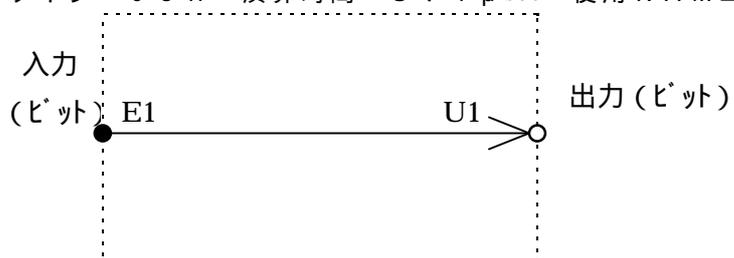


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	0 4 h	
1	入力 B 1 のアドレス	8Bit data	入力切換 B1=00h : E1 を選択 B1=FFh : E2 を選択
2	入力 B 2 のアドレス	8Bit data	極性切換 B2=00h : 出力極性非反転 B2=FFh : 出力極性反転
3	入力 E 1 のアドレス	8Bit data	
4	入力 E 2 のアドレス	8Bit data	

2 . B I T W (Bit Jumper Wiring) ビットデータの転送 (指定アドレスに出力)
 (ビットダブル)

ブロックタイプ = 0 8 h 演算時間 = 3 . 4 μ sec 使用 R A M エリア = 0

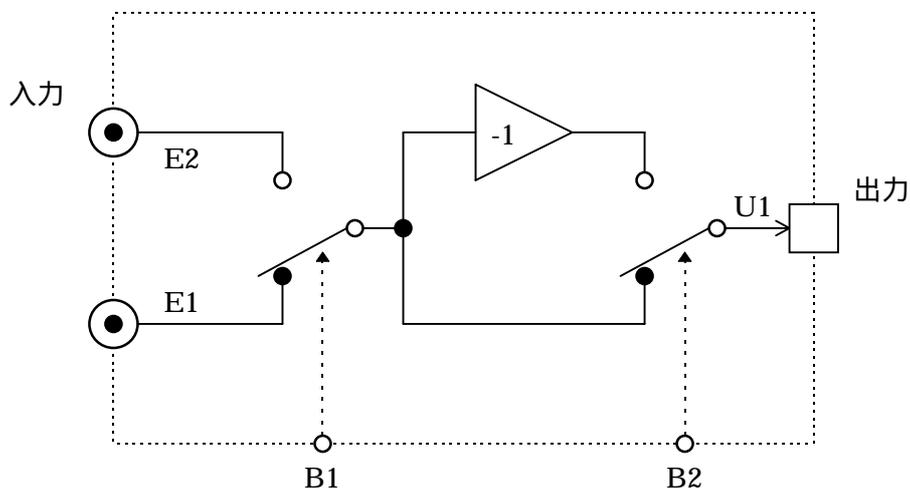


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	0 8 h	
1	入力 E 1 のアドレス	8Bit data	
2	出力 U 1 のアドレス	8Bit data	

3 . J M P R (Jumper Wiring) ワードデータの転送 (指定アドレスに出力)
 (ジャンプアール)

ブロックタイプ = 0 C h 演算時間 = 5 . 0 μ sec 使用 R A M エリア = 0



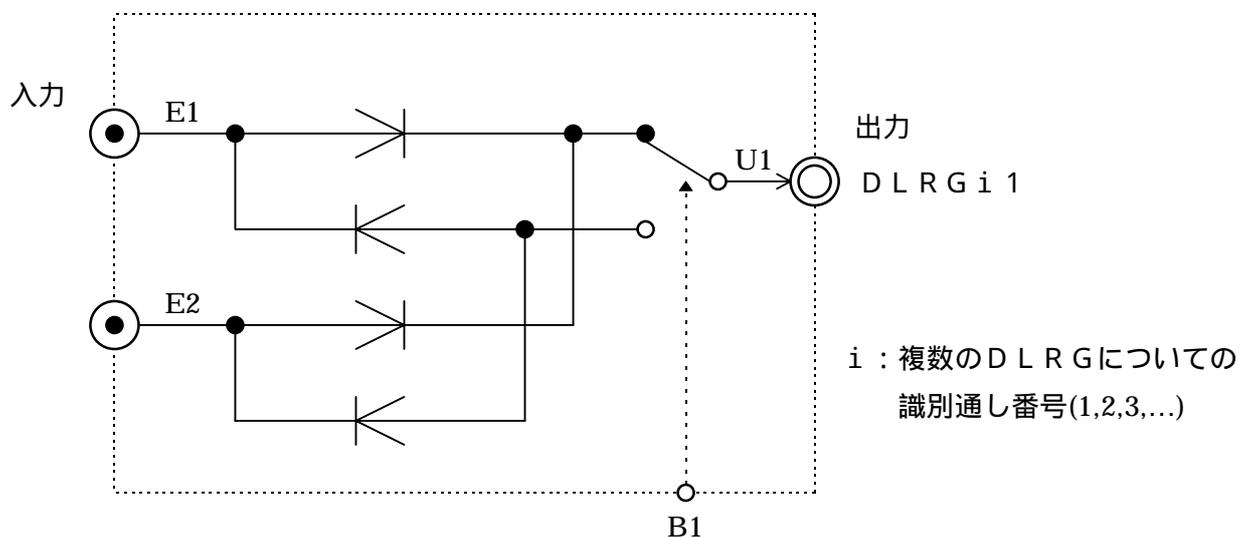
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	0 C h	
1	入力 B 1 のアドレス	8Bit data	入力切換 B1=00h : E1 を選択 B1=FFh : E2 を選択
2	入力 B 2 のアドレス	8Bit data	極性切換 B2=00h : 出力極性非反転 B2=FFh : 出力極性反転
3	入力 E 1 のアドレス	100%=20000	
4	入力 E 2 のアドレス	100%=20000	
5	出力 U 1 のアドレス	100%=20000	

5 . D L R G ダイオード優先

(ディファルト)

ブロックタイプ = 1 4 h 演算時間 = 3 . 2 μ sec 使用 R A M エリア = 0

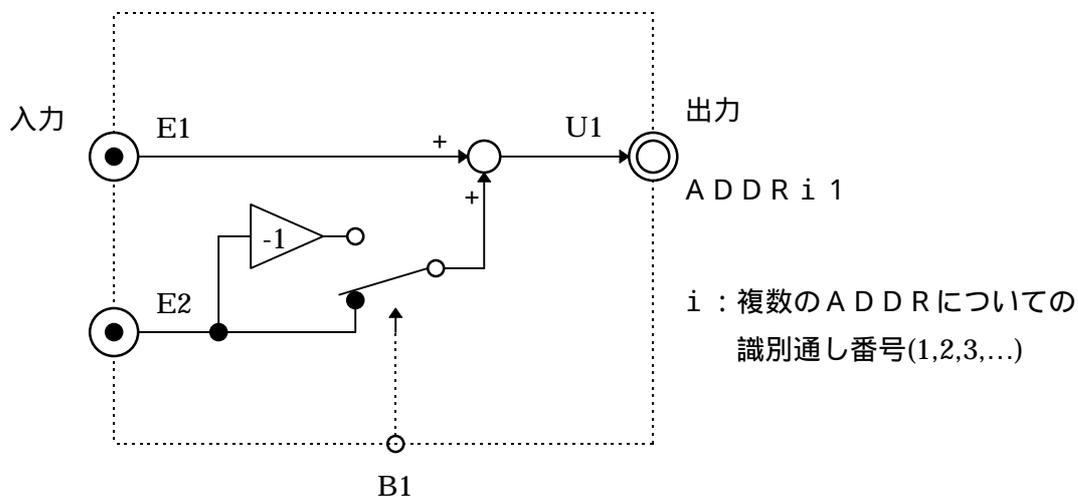


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	1 4 h	
1	入力 B 1 のアドレス	8Bit data	出力選択 B1=00h : 最大値出力 B1=FFh : 最小値出力
2	入力 E 1 のアドレス	100%=20000	
3	入力 E 2 のアドレス	100%=20000	

6 . A D D R (adder) 加減算
(7bit)

ブロックタイプ = 1 8 h 演算時間 = 3 . 2 μ sec 使用 R A M エリア = 0

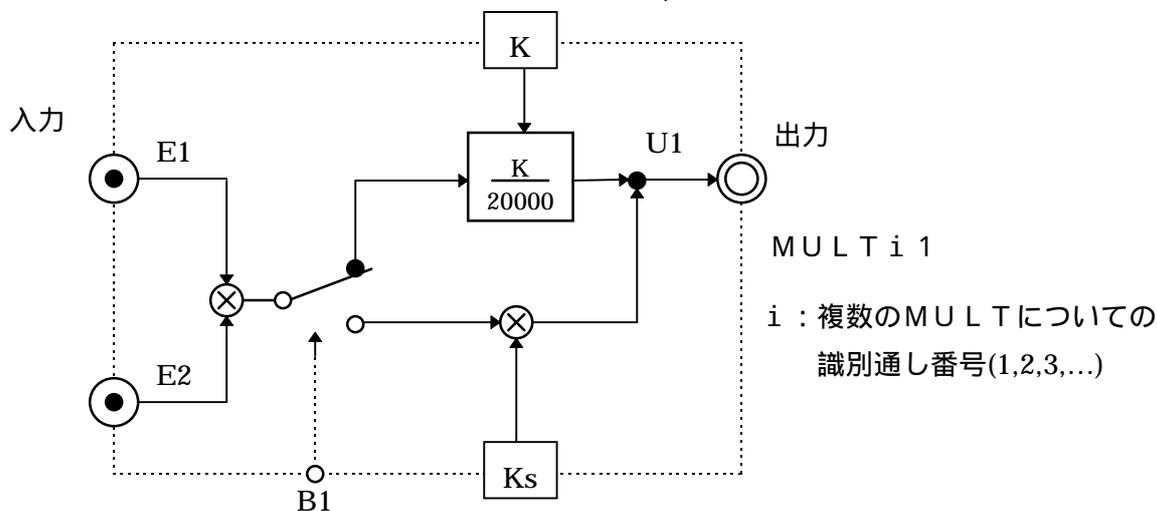


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	1 8 h	
1	入力 B 1 のアドレス	8Bit data	B1=00h : 加算 B1=FFh : 減算
2	入力 E 1 のアドレス	100%=20000	
3	入力 E 2 のアドレス	100%=20000	

7 . M U L T (multiplier) 乗算
(マルチ)

ブロックタイプ = 1 C h 演算時間 = 7 . 7 μ sec 使用 R A M エリア = 0

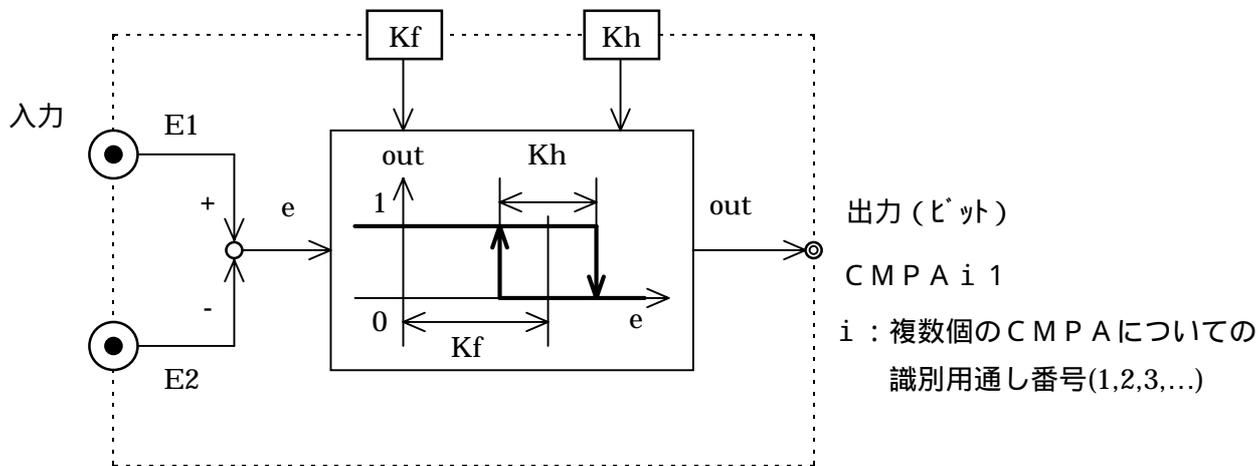


マトリクススイッチ

相対アドレス (× 4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	1 C h	
1	入力 B 1 のアドレス	8Bit data	B1=00h : 標準 B1=FFh : 同期
2	入力 E 1 のアドレス	100%=20000	
3	入力 E 2 のアドレス	100%=20000	
4	係数 K のアドレス	$2^{27} / 60000 \times K$ -14.64 K 14.64	K : 標準乗算係数(デフォルト=1.00) コンソール設定エリア:P-0 ~ 24
5	係数 K s のアドレス	$4096 \times Ks$ -1.000 Ks 1.000	Ks : 同期乗算係数(デフォルト=0.100) コンソール設定エリア:P-105 ~ 114

8 . C M P A (Comparator) 比較器
(コンパ)

ブロックタイプ = 2 0 h 演算時間 = 6 . 1 μ sec 使用 R A M エリア = 0

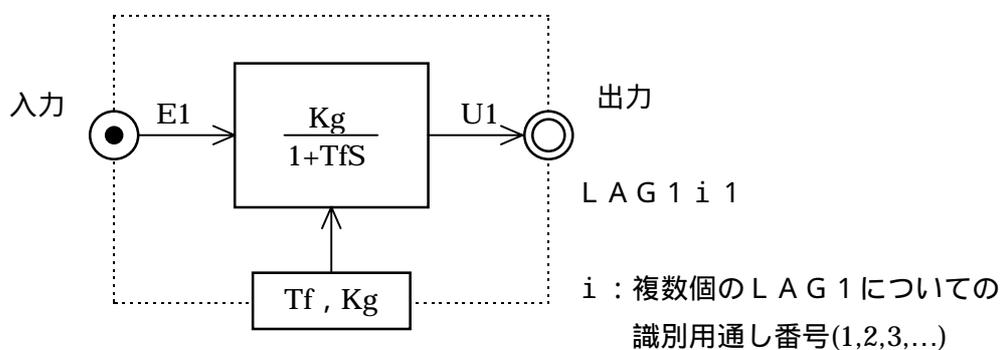


マトリクススイッチ

相対アドレス (x 4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	2 0 h	
1	入力 E 1 のアドレス	100%=20000	
2	入力 E 2 のアドレス	100%=20000	
3	K h のアドレス	0.0% ~ 163.0% (100%=20000)	Kh : ヒステリシスコンパレータのヒステリシス幅 (デフォルト=0.0%) コンソール設定エリア:P-170 ~ 199
4	K f のアドレス	-163.0% ~ 163.0% (100%=20000)	Kf : 入力オフセット(デフォルト=0.0%) コンソール設定エリア:P-200 ~ 209

9 . L A G 1 (Time Lag) 1 次遅れ
(7g 1)

ブロックタイプ = 2 4 h 演算時間 = 9 . 2 μ sec 使用 R A M エリア = 1



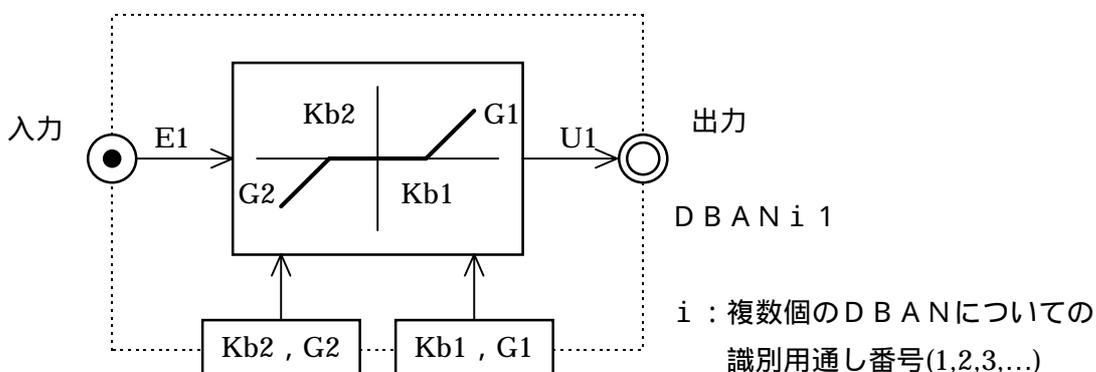
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	2 4 h	
1	入力 E 1 のアドレス	100%=20000	
2	T f のアドレス	26840 / T f (ms) 1ms T f 1000ms	26840 / T f : 遅れゲイン T f : 遅れ時定数 (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99
3	K g のアドレス	4096 × K g 0.000 K g 7.999	4096 × K g : 比例係数 K g : ゲイン (デフォルト=1.000) コンソール設定エリア:P-115 ~ 124

注意 : T f の値は、タイムステップの値 (スーパーブロック分割数 × 1 m s) 以下にしてはならない。

10 . D B A N (Dead Band) 不感域
(デッドバンド)

ブロックタイプ = 28 h 演算時間 = 6 . 5 μ sec 使用 R A M エリア = 0



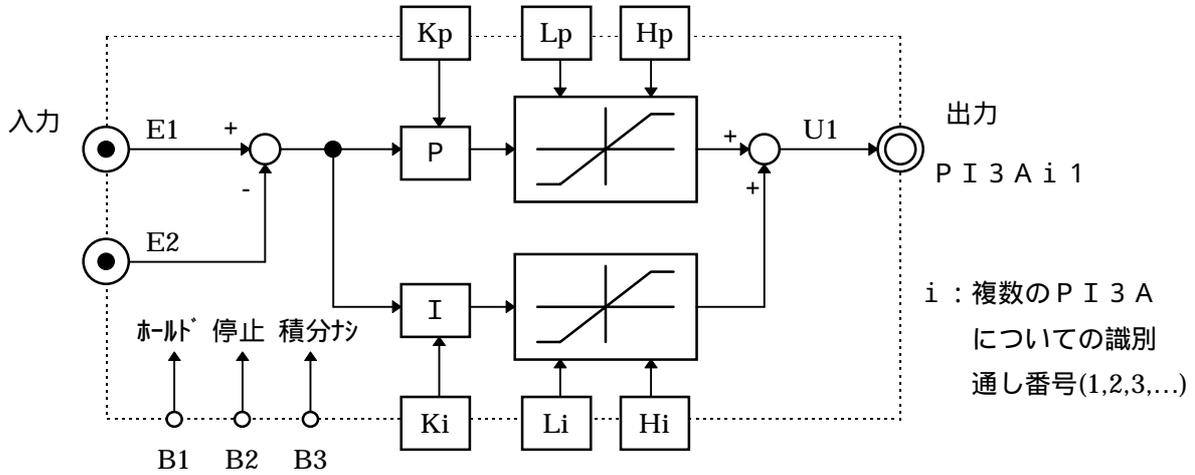
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	28 h	
1	入力 E 1 のアドレス	100%=20000	
2	K b 1 のアドレス	0.0% ~ 163.0% (100%=20000)	Kb1 : 不感域の幅 (デフォルト=0.0%) コンソール設定エリア:P-170 ~ 199
3	G 1 のアドレス	4096 × G1 0.000 G1 7.999	4096 × G1 : 不感域を越えたところ のゲイン G1 : ゲイン (デフォルト=1.000) コンソール設定エリア:P-115 ~ 124
4	K b 2 のアドレス	0.0% ~ 163.0% (100%=20000)	Kb2 : 不感域の幅 (負入力側) (デフォルト=0.0%) コンソール設定エリア:P-170 ~ 199
5	G 2 のアドレス	4096 × G2 0.000 G2 7.999	4096 × G2 : 不感域を越えたところ のゲイン (負入力側) G1 : ゲイン (デフォルト=1.000) コンソール設定エリア:P-115 ~ 124

1 1 . P I 3 A (P I A m p T y p e 3) P I アンプ (基本特性)

(七° - A I 3 I -)

ブロックタイプ = 2 C h 演算時間 = 1 3 . 8 μ s e c 使用 R A M エリア = 1



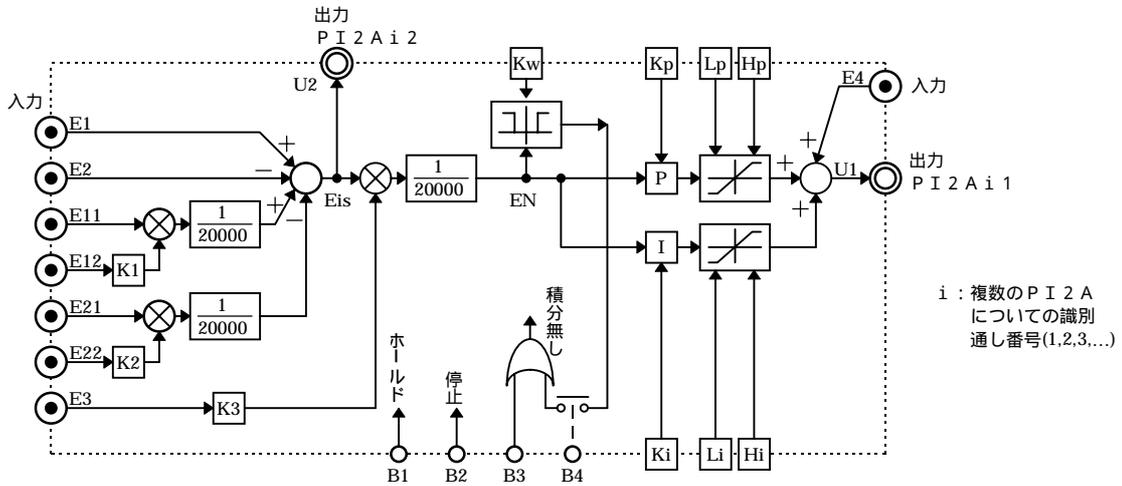
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	2 C h	
1	入力 B 1 のアドレス	8Bit data	ホールド 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 00h=off, FFh=on
3	入力 B 3 のアドレス	8Bit data	積分無し 00h=off, FFh=on
4	入力 E 1 のアドレス	100%=20000	
5	入力 E 2 のアドレス	100%=20000	
6	K p のアドレス	256 × Kp 0.00 Kp 127.99	Kp : 比例ゲイン (デフォルト=5.00) コンソール設定エリア:P-45 ~ 54
7	K i のアドレス	256000 / Ki(ms) 10ms Ki 10000ms	Ki : 積分時定数 [ms] (デフォルト=50ms) コンソール設定エリア:P-55 ~ 64
8	H p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の上限値 (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
9	L p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の下限値 (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249
1 0	H i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の上限値 (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
1 1	L i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の下限値 (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

フラグ	P の入力	I の入力	積分器	出力
ホールド	= 0	= 0		積分値のまま
停止	= 0	= 0	リセット	0
積分なし		= 0	リセット	P の出力のみ

12. P I 2 A (PI Amp Type2) P I アンプ (ウィンドウコンパレータ付き)
 (ピ・アイ・二・アイ)

ブロックタイプ = 30 h 演算時間 = 24.4 μsec 使用RAMエリア = 1



i : 複数のPI 2 A
 についての識別
 通し番号(1,2,3,...)

マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	30 h	
1	入力 B 1 のアドレス	8Bit data	ホールド 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 00h=off, FFh=on
3	入力 B 3 のアドレス	8Bit data	積分無し 00h=off, FFh=on
4	入力 B 4 のアドレス	8Bit data	ウィンドウスイッチ 00h=off, FFh=on
5	入力 E 1 のアドレス	100%=20000	
6	入力 E 2 のアドレス	100%=20000	
7	入力 E 1 1 のアドレス	100%=20000	
8	入力 E 1 2 のアドレス	100%=20000	
9	入力 E 2 1 のアドレス	100%=20000	
10	入力 E 2 2 のアドレス	100%=20000	
11	入力 E 3 のアドレス	100%=20000	
12	入力 K 1 のアドレス	$2^{27} / 60000 \times K1$ -14.64 K1 14.64	K1 : ゲイン (デフォルト=1.00) コンソール設定エリア:P-0 ~ 24
13	入力 K 2 のアドレス	$2^{27} / 60000 \times K2$ -14.64 K2 14.64	K2 : ゲイン (デフォルト=1.00) コンソール設定エリア:P-0 ~ 24
14	入力 K 3 のアドレス	$2^{27} / 60000 \times K3$ -14.64 K3 < 14.64	K3 : ゲイン (デフォルト=1.00) コンソール設定エリア:P-0 ~ 24
15	入力 Kw のアドレス	0.0% ~ 163.0% (100%=20000) 0 点に対して振り分けである。	ウィンドウコンパレータの窓幅。 EN が窓の外にあって、B4=FFh のとき積分無しになる。 (デフォルト=0.0%) コンソール設定エリア:P-170 ~ 199

次ページへ続く

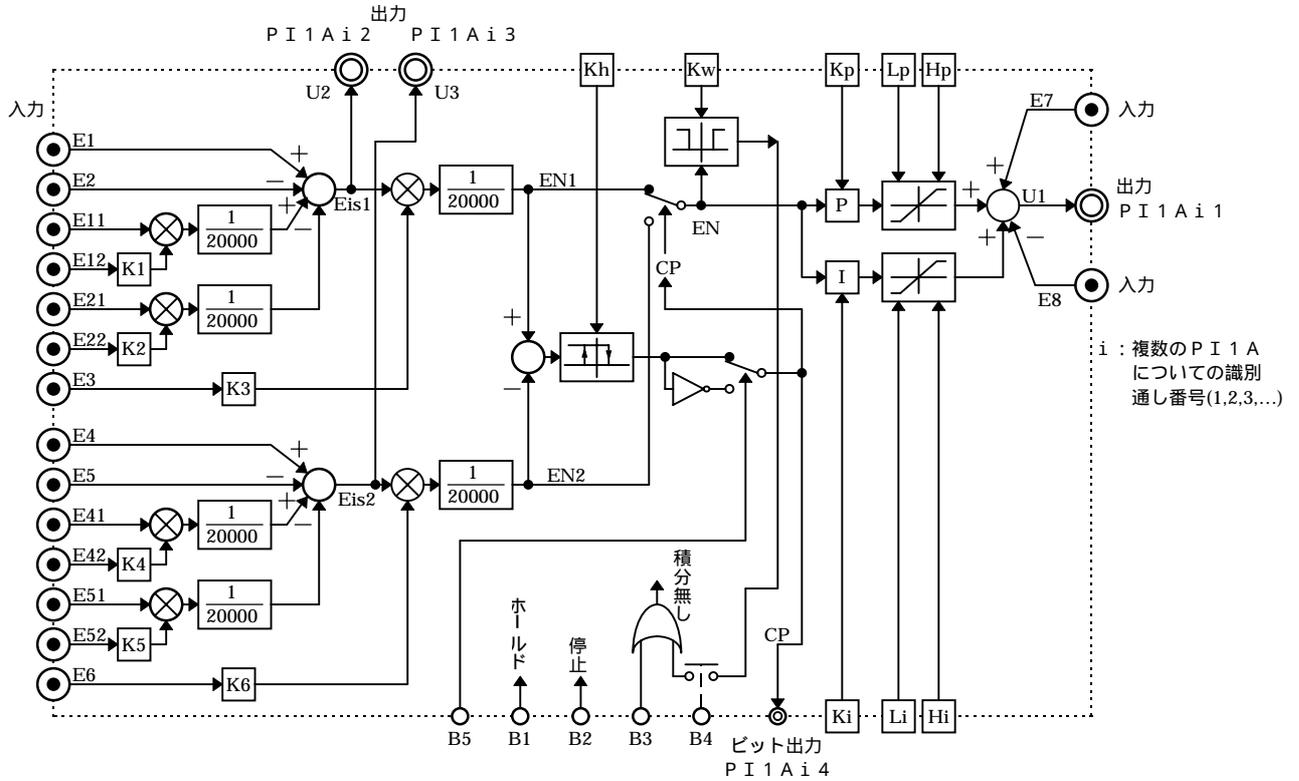
16	Kpのアドレス	256 × Kp 0.00 Kp 127.99	Kp: 比例ゲイン (デフォルト=5.00) コンソール設定エリア:P-45 ~ 54
17	Kiのアドレス	256000 / Ki(ms) 10ms Ki 10000ms	Ki: 積分時定数[ms](デフォルト=50ms) コンソール設定エリア:P-55 ~ 64
18	Hpのアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の上限値(デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
19	Lpのアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の下限値(デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249
20	Hiのアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の上限値(デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
21	Liのアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の下限値(デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249
22	入力E4のアドレス	100%=20000	

フラグ	Pの入力	Iの入力	積分器	出力
ホールド	= 0	= 0		積分値のまま
停止	= 0	= 0	リセット	0
積分なし		= 0	リセット	Pの出力のみ

1 3 . P I 1 A (P I A m p T y p e 1) P I アンプ (優先回路付き)

(七 - ア イ 1 I -)

ブロックタイプ = 3 4 h 演算時間 = 3 7 . 4 μ s e c 使用 R A M エリア = 2



マトリクススイッチ

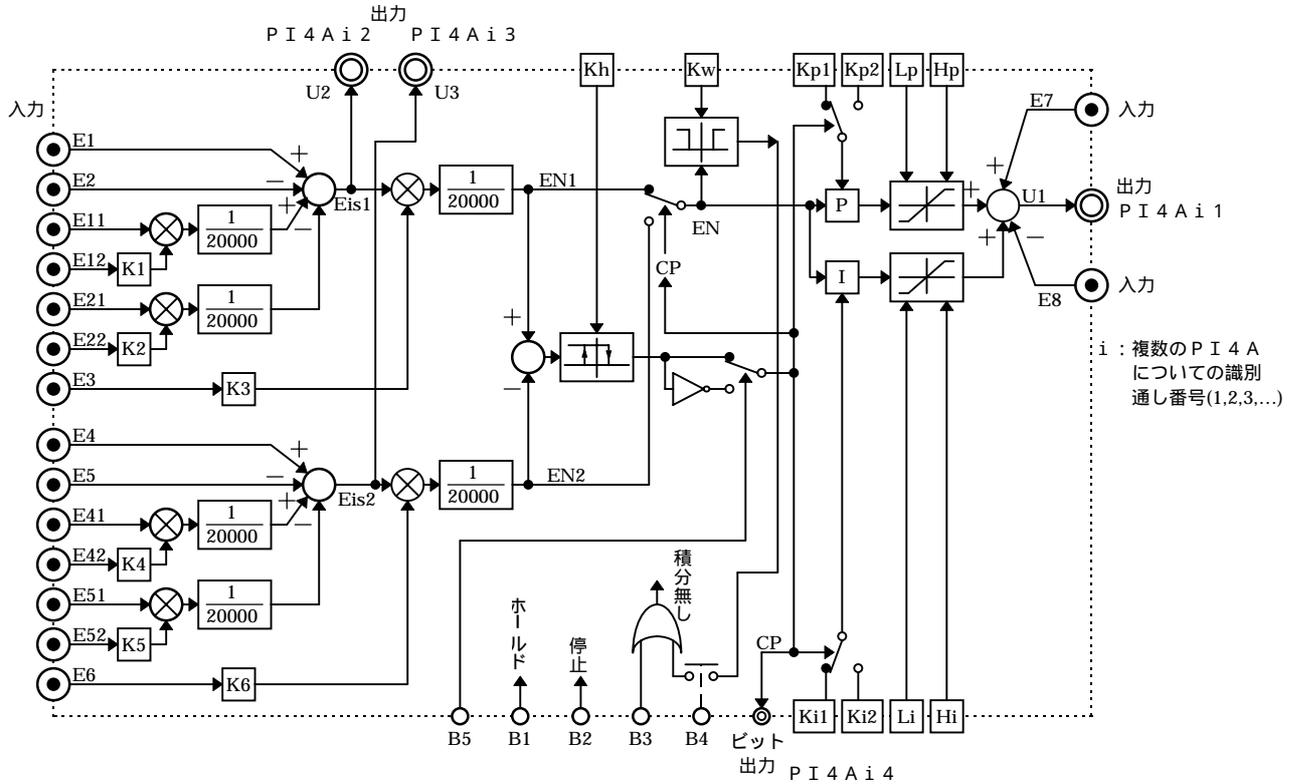
相対アドレス (x 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	3 4 h	
1	入力 B 1 のアドレス	8Bit data	ホールド 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 00h=off, FFh=on
3	入力 B 3 のアドレス	8Bit data	積分無し 00h=off, FFh=on
4	入力 B 4 のアドレス	8Bit data	ウインドウスイッチ 00h=off, FFh=on
5	入力 B 5 のアドレス	8Bit data	CP 極性反転 00h=off, FFh=on
6	入力 E 1 のアドレス	100%=20000	
7	入力 E 2 のアドレス	100%=20000	
8	入力 E 1 1 のアドレス	100%=20000	
9	入力 E 1 2 のアドレス	100%=20000	
1 0	入力 E 2 1 のアドレス	100%=20000	
1 1	入力 E 2 2 のアドレス	100%=20000	
1 2	入力 E 3 のアドレス	100%=20000	
1 3	入力 K 1 のアドレス	$2^{27} / 60000 \times K1$ -14.64 K1 14.64	K1 : ゲイン (デフォルト=1.00) コンソール設定エリア:P-0 ~ 24

次ページへ続く

14	入力 K 2 のアドレス	$2^{27} / 60000 \times K2$ -14.64 K2 14.64	K2 : ゲイン (テ`フォルト=1.00) コンソ`設定エリア:P-0 ~ 24
15	入力 K 3 のアドレス	$2^{27} / 60000 \times K3$ -14.64 K3 14.64	K3 : ゲイン (テ`フォルト=1.00) コンソ`設定エリア:P-0 ~ 24
16	入力 E 4 のアドレス	100%=20000	
17	入力 E 5 のアドレス	100%=20000	
18	入力 E 4 1 のアドレス	100%=20000	
19	入力 E 4 2 のアドレス	100%=20000	
20	入力 E 5 1 のアドレス	100%=20000	
21	入力 E 5 2 のアドレス	100%=20000	
22	入力 E 6 のアドレス	100%=20000	
23	入力 K 4 のアドレス	$2^{27} / 60000 \times K4$ -14.64 K4 14.64	K4 : ゲイン (テ`フォルト=1.00) コンソ`設定エリア:P-0 ~ 24
24	入力 K 5 のアドレス	$2^{27} / 60000 \times K5$ -14.64 K5 14.64	K5 : ゲイン (テ`フォルト=1.00) コンソ`設定エリア:P-0 ~ 24
25	入力 K 6 のアドレス	$2^{27} / 60000 \times K6$ -14.64 K6 14.64	K6 : ゲイン (テ`フォルト=1.00) コンソ`設定エリア:P-0 ~ 24
26	入力 K h のアドレス	0.0% ~ 163.0% (100%=20000)	ヒステリシスコンパ`レータのヒステリシス幅 B5 = 0 及び EN1>EN2 のとき、入力 0 点に対して振り分 けである。 コンソ`設定エリア:P-170 ~ 199
27	入力 K w のアドレス	0.0% ~ 163.0% (100%=20000)	ウィンド`ウコンパ`レータの窓幅。 EN が窓の外にあって、B4=FFh のと き積分無しになる。 (テ`フォルト=0.0%) コンソ`設定エリア:P-170 ~ 199
28	K p のアドレス	$256 \times Kp$ 0.00 Kp 127.99	Kp : 比例ゲイン (テ`フォルト=5.00) コンソ`設定エリア:P-45 ~ 54
29	K i のアドレス	$256000 / Ki(ms)$ 10ms Ki 10000ms	Ki : 積分時定数 [ms] (テ`フォルト=50ms) コンソ`設定エリア:P-55 ~ 64
30	H p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の上限値(テ`フォルト=100.0%) コンソ`設定エリア:P-210 ~ 229
31	L p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の下限値(テ`フォルト=-100.0%) コンソ`設定エリア:P-230 ~ 249
32	H i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の上限値(テ`フォルト=100.0%) コンソ`設定エリア:P-210 ~ 229
33	L i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の下限値(テ`フォルト=-100.0%) コンソ`設定エリア:P-230 ~ 249
34	入力 E 7 のアドレス	100%=20000	
35	入力 E 8 のアドレス	100%=20000	

フラグ	P の入力	I の入力	積分器	出力
ホールド	= 0	= 0		積分値のまま
停止	= 0	= 0	リセット	0
積分なし		= 0	リセット	P の出力のみ

14. P I 4 A (PI Amp Type4) P I アンプ (優先回路、ゲイン切り替え付き)
 (七-アイ4I-)
 ブロックタイプ = 38h 演算時間 = 39.3 μsec 使用RAMエリア = 2



マトリクススイッチ

相対アドレス (x4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	38h	
1	入力 B 1 のアドレス	8Bit data	ホールド 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 00h=off, FFh=on
3	入力 B 3 のアドレス	8Bit data	積分無し 00h=off, FFh=on
4	入力 B 4 のアドレス	8Bit data	ウインドウスイッチ 00h=off, FFh=on
5	入力 B 5 のアドレス	8Bit data	CP 極性反転 00h=off, FFh=on
6	入力 E 1 のアドレス	100%=20000	
7	入力 E 2 のアドレス	100%=20000	
8	入力 E 1 1 のアドレス	100%=20000	
9	入力 E 1 2 のアドレス	100%=20000	
10	入力 E 2 1 のアドレス	100%=20000	
11	入力 E 2 2 のアドレス	100%=20000	
12	入力 E 3 のアドレス	100%=20000	
13	入力 K 1 のアドレス	$2^{27} / 60000 \times K1$ -14.64 K1 14.64	K1: ゲイン (デフォルト=1.00) コンソール設定エリア:P-0 ~ 24

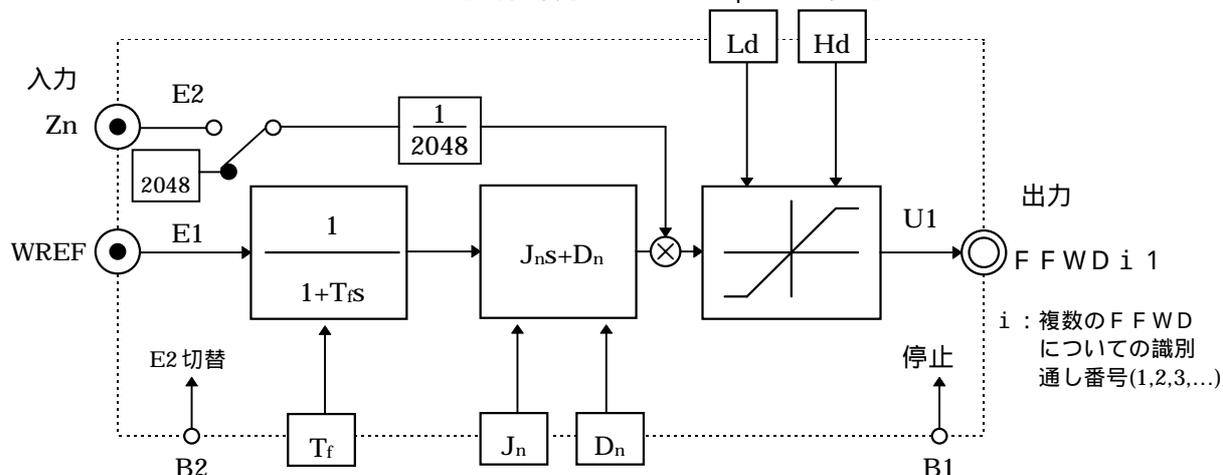
次ページへ続く

1 4	入力 K 2 のアドレス	$2^{27} / 60000 \times K2$ -14.64 K2 14.64	K2 : ゲイン (テ'フォルト=1.00) コンソ-#設定エリア:P-0 ~ 24
1 5	入力 K 3 のアドレス	$2^{27} / 60000 \times K3$ -14.64 K3 14.64	K3 : ゲイン (テ'フォルト=1.00) コンソ-#設定エリア:P-0 ~ 24
1 6	入力 E 4 のアドレス	100%=20000	
1 7	入力 E 5 のアドレス	100%=20000	
1 8	入力 E 4 1 のアドレス	100%=20000	
1 9	入力 E 4 2 のアドレス	100%=20000	
2 0	入力 E 5 1 のアドレス	100%=20000	
2 1	入力 E 5 2 のアドレス	100%=20000	
2 2	入力 E 6 のアドレス	100%=20000	
2 3	入力 K 4 のアドレス	$2^{27} / 60000 \times K4$ -14.64 K4 14.64	K4 : ゲイン (テ'フォルト=1.00) コンソ-#設定エリア:P-0 ~ 24
2 4	入力 K 5 のアドレス	$2^{27} / 60000 \times K5$ -14.64 K5 14.64	K5 : ゲイン (テ'フォルト=1.00) コンソ-#設定エリア:P-0 ~ 24
2 5	入力 K 6 のアドレス	$2^{27} / 60000 \times K6$ -14.64 K6 14.64	K6 : ゲイン (テ'フォルト=1.00) コンソ-#設定エリア:P-0 ~ 24
2 6	入力 K h のアドレス	0.0% ~ 163.0% (100%=20000) 0 点に対して振り分け である。	ヒステリシスコンパ'レータのヒステリシス幅 B5 = 0 及び EN1>EN2 のとき、入力 E1 ~ E3 グループが選択され、出力 CP=0 となる。(テ'フォルト=0.0%) コンソ-#設定エリア:P-170 ~ 199
2 7	入力 K w のアドレス	0.0% ~ 163.0% (100%=20000) 0 点に対して振り分け である。	ウィンドウコンパ'レータの窓幅。 EN が窓の外にあって、B4=FFh のと き積分無しになる。(テ'フォルト=0.0%) コンソ-#設定エリア:P-170 ~ 199
2 8	K p 1 のアドレス	$256 \times Kp1$ 0.00 Kp1 127.99	Kp1 : 比例ゲイン (テ'フォルト=5.00) コンソ-#設定エリア:P-45 ~ 54
2 9	K p 2 のアドレス	$256 \times Kp2$ 0.00 Kp2 127.99	Kp2 : 比例ゲイン (テ'フォルト=5.00) コンソ-#設定エリア:P-45 ~ 54
3 0	K i 1 のアドレス	$256000 / Ki1(ms)$ 10ms Ki1 10000ms	Ki1 : 積分時定数 [ms] (テ'フォルト=50ms) コンソ-#設定エリア:P-55 ~ 64
3 1	K i 2 のアドレス	$256000 / Ki2(ms)$ 10ms Ki2 10000ms	Ki2 : 積分時定数 [ms] (テ'フォルト=50ms) コンソ-#設定エリア:P-55 ~ 64
3 2	H p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の上限値 (テ'フォルト=100.0%) コンソ-#設定エリア:P-210 ~ 229
3 3	L p のアドレス	-163.0% ~ 163.0% (100%=20000)	比例出力の下限値 (テ'フォルト=-100.0%) コンソ-#設定エリア:P-230 ~ 249
3 4	H i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の上限値 (テ'フォルト=100.0%) コンソ-#設定エリア:P-210 ~ 229
3 5	L i のアドレス	-163.0% ~ 163.0% (100%=20000)	積分出力の下限値 (テ'フォルト=-100.0%) コンソ-#設定エリア:P-230 ~ 249
3 6	入力 E 7 のアドレス	100%=20000	
3 7	入力 E 8 のアドレス	100%=20000	

フラグ	P の入力	I の入力	積分器	出力
ホールド	= 0	= 0		積分値のまま
停止	= 0	= 0	リセット	0
積分なし		= 0	リセット	P の出力のみ

15. F F W D (Feed Forward) フィード・フォワード (現代制御)
(フィード・フォワード)

ブロックタイプ = 3 C h 演算時間 = 12.3 μsec 使用 R A M エリア = 1



マトリクススイッチ

相対アドレス (×4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	3 C h	
1	入力 B 1 のアドレス	8Bit data	停止 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	E 2 切替 B2=00h : E2=2048 B2=FFh : E2 外部接続
3	入力 E 1 のアドレス	100%=20000	WREF
4	入力 E 2 のアドレス	100%=20000	Zn
5	J n のアドレス	1024 × Jn 0.000 Jn 31.999	イナーシャ設定値 (注 1) (デフォルト=1.000) コンソール設定エリア:P-25 ~ 34
6	D n のアドレス	32768 × Dn 0.000 Dn 0.999	ダンピング設定値 (注 2) (デフォルト=0.000) コンソール設定エリア:P-35 ~ 44
7	T f のアドレス	26840 / Tf(ms) 1ms Tf 1000ms	Tf : フィルタ時定数 [ms] (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99
8	H d のアドレス	-163.0% ~ 163.0% (100%=20000)	FFWD 出力の上限値 (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
9	L d のアドレス	-163.0% ~ 163.0% (100%=20000)	FFWD 出力の下限値 (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

注 1 : イナーシャ設定値 Jn :

$$J_n = \text{モータ軸換算のイナーシャ} [\text{Kgm}^2] * \frac{\text{定格速度} [\text{rad/sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 2 : ダンピング設定値 Dn :

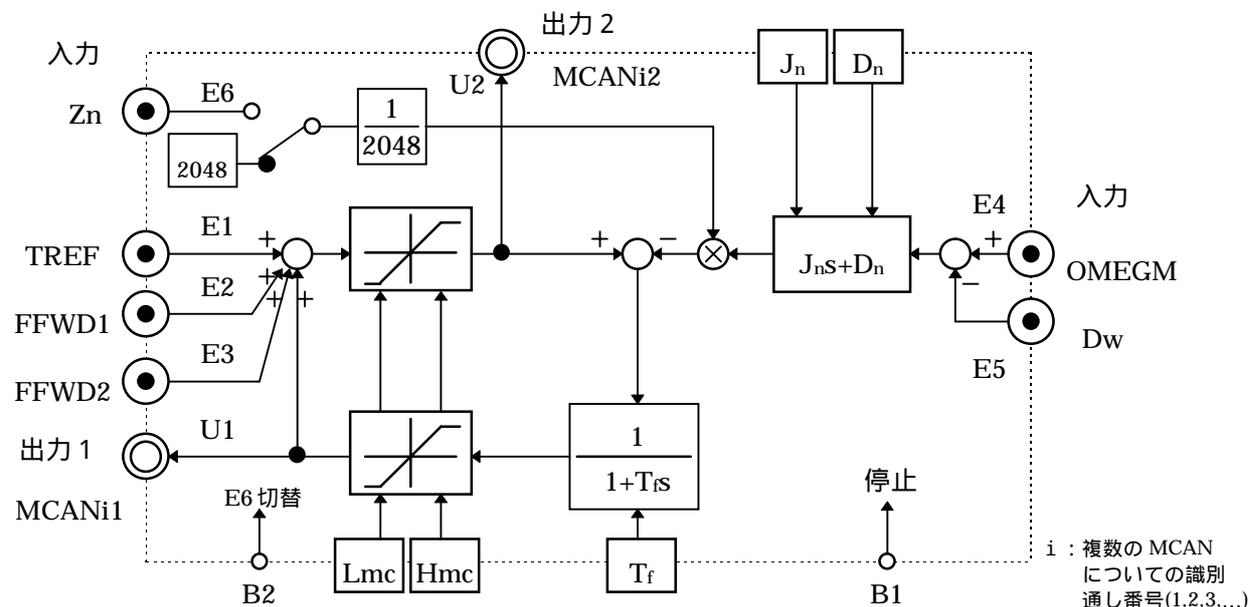
$$D_n = \text{モータ軸換算のダンピング} [\text{Nm} \cdot \text{sec/rad}] * \frac{\text{定格速度} [\text{rad/sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 3 : J n / T f が 1 以下では微分器が出力されない。

注 4 : T f の値は、タイムステップの値 (スーパーブロック分割数 × 1 m s) 以下にはしてはならない。

16 . M C A N (Motor Cancellation) モーター側キャンセレーション (現代制御)
(IMキャン)

ブロックタイプ = 40h 演算時間 = 24.1 μsec 使用RAMエリア = 3



マトリクススイッチ

相対アドレス (x4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	40h	
1	入力 B 1 のアドレス	8Bit data	停止: 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	E 6 切替 B2=00h: E6=2048 B2=FFh: E6 外部接続
3	入力 E 1 のアドレス	100%=20000	Tref:トルク指令
4	入力 E 2 のアドレス	100%=20000	FFWD1:フィードフォワード入力 1
5	入力 E 3 のアドレス	100%=20000	FFWD2:フィードフォワード入力 2
6	入力 E 4 のアドレス	100%=20000	OMEGM:モーター角速度
7	入力 E 5 のアドレス	100%=20000	Dw
8	入力 E 6 のアドレス	100%=20000	Zn=1/Kt
9	J n のアドレス	1024 x Jn 0.000 Jn 31.999	イナーシャ設定値 (注 1) (デフォルト=1.000) コンソール設定エリア:P-25 ~ 34
10	D n のアドレス	32768 x Dn 0.000 Dn 0.999	ダンピング設定値 (注 2) (デフォルト=0.000) コンソール設定エリア:P-35 ~ 44
11	T f のアドレス	26840 / Tf(ms) 1ms Tf 1000ms	フィルタ時定数[ms] (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99
12	H m c のアドレス	-163.0% ~ 163.0% (100%=20000)	MCAN 出力の上限値 (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
13	L m c のアドレス	-163.0% ~ 163.0% (100%=20000)	MCAN 出力の下限値 (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

次ページへ続く

前ページより

注 1 : イナーシャ設定値 J_n :

$$J_n = \text{モータ軸換算のイナーシャ} [\text{Kg}\cdot\text{m}^2] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 2 : ダンピング設定値 D_n :

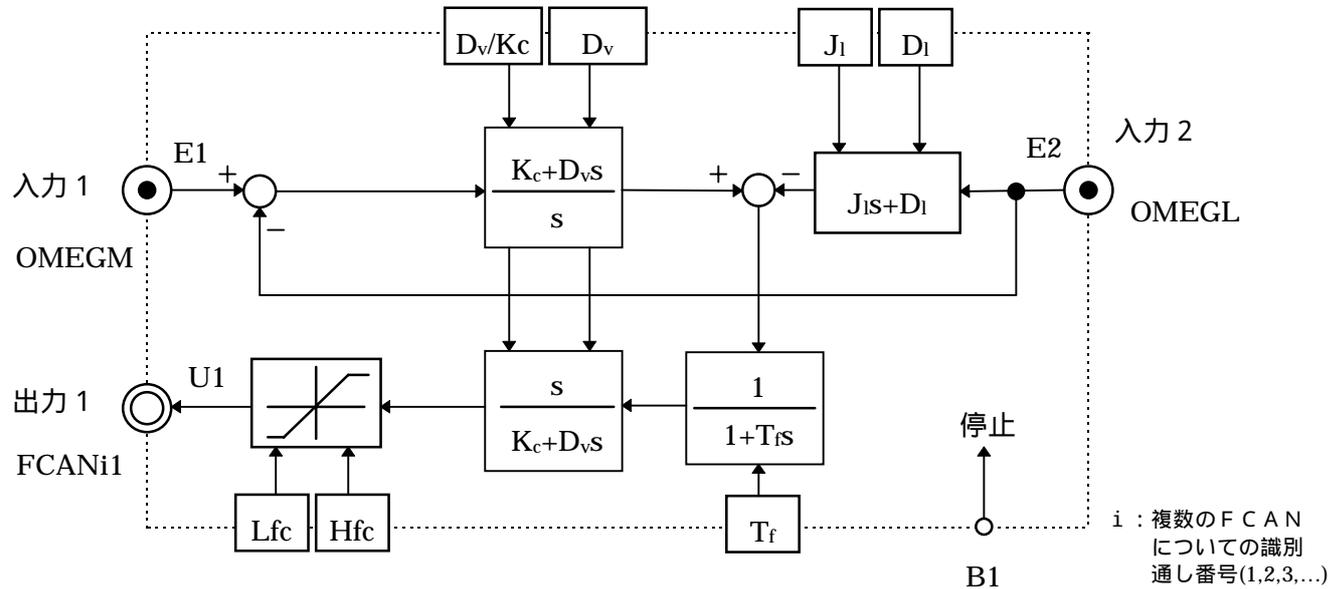
$$D_n = \text{モータ軸換算のダンピング} [\text{Nm} \cdot \text{sec}/\text{rad}] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 3 : J_n / T_f が 1 以下では微分器が出力されない。

注 4 : T_f の値は、タイムステップの値 (スーパブロック分割数 $\times 1 \text{ms}$) 以下にはならない。

17. FCAN (Flexible Cancellation) フレキシブル側キャンセル (現代制御)
(I7キヤン)

ブロックタイプ = 44h 演算時間 = 26.5 μsec 使用RAMエリア = 3



マトリクススイッチ

相対アドレス (x4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	44h	
1	入力B1のアドレス	8Bit data	停止: 00h=off, FFh=on
2	入力E1のアドレス	100%=20000	OMEGM:モーター角速度
3	入力E2のアドレス	100%=20000	OMEGL:負荷角速度
4	Dvのアドレス	4096 / Dv 0.13 Dv 300.00	振り軸のダンピング設定値(注1) (デフォルト=1.00) コンソール設定エリア:P-125 ~ 129
5	Dv / Kcのアドレス	26840 / (Dv / Kc) 1ms (Dv/Kc) 1000ms	振り軸の遅れ時定数[ms](注2) (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99
6	J1のアドレス	1024 x J1 0.000 J1 31.999	負荷のイナーシャ設定値(注3) (デフォルト=1.000) コンソール設定エリア:P-25 ~ 34
7	D1のアドレス	32768 x D1 0.000 D1 0.999	負荷のダンピング設定値(注4) (デフォルト=0.000) コンソール設定エリア:P-35 ~ 44
8	Tfのアドレス	26840 / Tf(ms) 1ms Tf 1000ms	フィルタ時定数[ms](デフォルト=10ms) コンソール設定エリア:P-85 ~ 99
9	Hfcのアドレス	-163.0% ~ 163.0% (100%=20000)	FCAN出力の上限値(デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
10	Lfcのアドレス	-163.0% ~ 163.0% (100%=20000)	FCAN出力の下限値 (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

次ページへ続く

前ページより

注 1 : 振り軸のダンピング設定値 D_v :

$$D_v = \text{振り軸のダンピング} [\text{Nm} \cdot \text{sec}/\text{rad}] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 2 : 振り軸のバネ定数設定値 K_c :

$$K_c = \text{振り軸のバネ定数} [\text{Nm}/\text{rad}] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 3 : 負荷のイナーシャ設定値 J_l :

$$J_l = \text{負荷のイナーシャ} [\text{Kgm}^2] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

注 4 : 負荷のダンピング設定値 D_l :

$$D_l = \text{負荷のダンピング} [\text{Nm} \cdot \text{sec}/\text{rad}] * \frac{\text{定格速度} [\text{rad}/\text{sec}]}{\text{定格トルク} [\text{Nm}]}$$

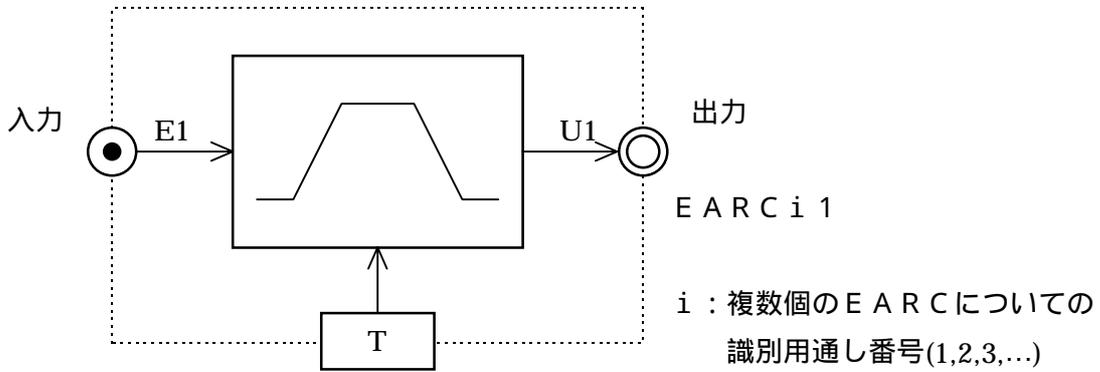
注 5 : J_l / T_f が 1 以下では微分器が出力されない。

注 6 : T_f の値は、タイムステップの値 (スーパブロック分割数 $\times 1 \text{ms}$) 以下にはならない。

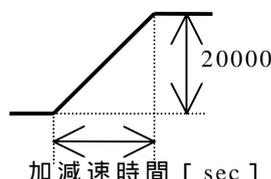
18 . E A R C (Easy A R C) 簡易 A R C

(イ-エ-アルシー)

ブロックタイプ = 48 h 演算時間 = 7.4 μsec 使用RAMエリア = 1



マトリクススイッチ

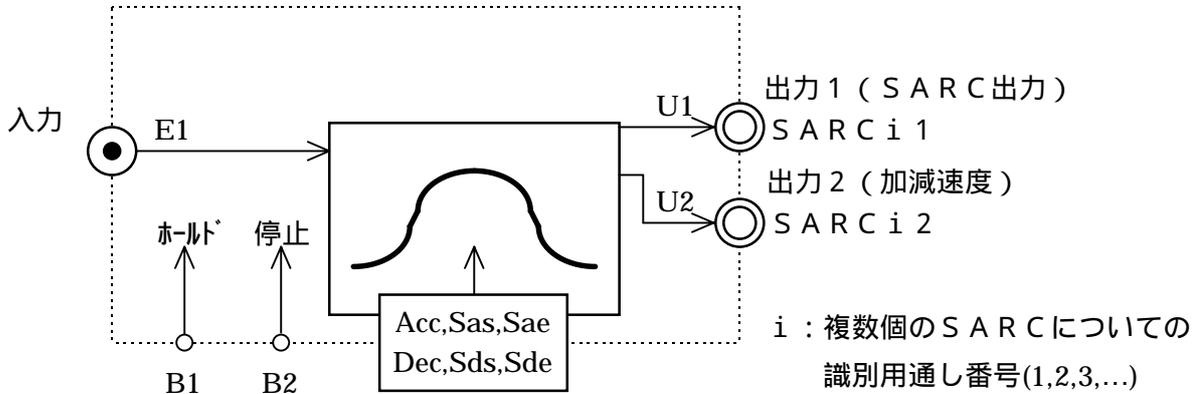
相対アドレス (× 4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	48 h	
1	入力 E 1 のアドレス	100%=20000	
2	T のアドレス	256 / T(s) 0.010s T 10.000s	256 / T : 出力変化率 T : 加減速時間(s) (デフォルト=10.000s) 

コンソール設定エリア:P-65 ~ 74

19. SARC (SARC) S字ARC

(I/I-アールシー)

ブロックタイプ = 4 Ch 演算時間 = 25.0 μsec 使用RAMエリア = 2



マトリクススイッチ

相対アドレス (×4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	4 Ch	
1	入力 B 1 のアドレス	8Bit data	ホールド B1=FFh : E1=U0 (前回出力データ)
2	入力 B 2 のアドレス	8Bit data	停止 B2=FFh : E1=0
3	入力 E 1 のアドレス	100%=20000	
4	Acc のアドレス	4096 / Acc 0.14s Acc 6.00s	4096 / Acc : 出力変化率 Acc : 加速時間(s) (τフォルト=6.00s) コンソール設定エリア:P-130 ~ 132 (注)
5	Dec のアドレス	4096 / Dec 0.14s Dec 6.00s	4096 / Dec : 出力変化率 Dec : 減速時間(s) (τフォルト=6.00s) コンソール設定エリア:P-133 ~ 135 (注)
6	Sas のアドレス	128 / (Acc × Sas) 0.10s Sas 2.00s	128 / (Acc × Sas) : 加速立ち上がり変化率 Sas : 加速立ち上がり時間(s) (τフォルト=2.00s) コンソール設定エリア:P-140 ~ 142 (注)
7	Sae のアドレス	128 / (Acc × Sae) 0.10s Sae 2.00s	128 / (Acc × Sae) : 加速整定変化率 Sae : 加速整定時間(τフォルト=2.00s) コンソール設定エリア:P-150 ~ 152 (注)

次ページへ続く

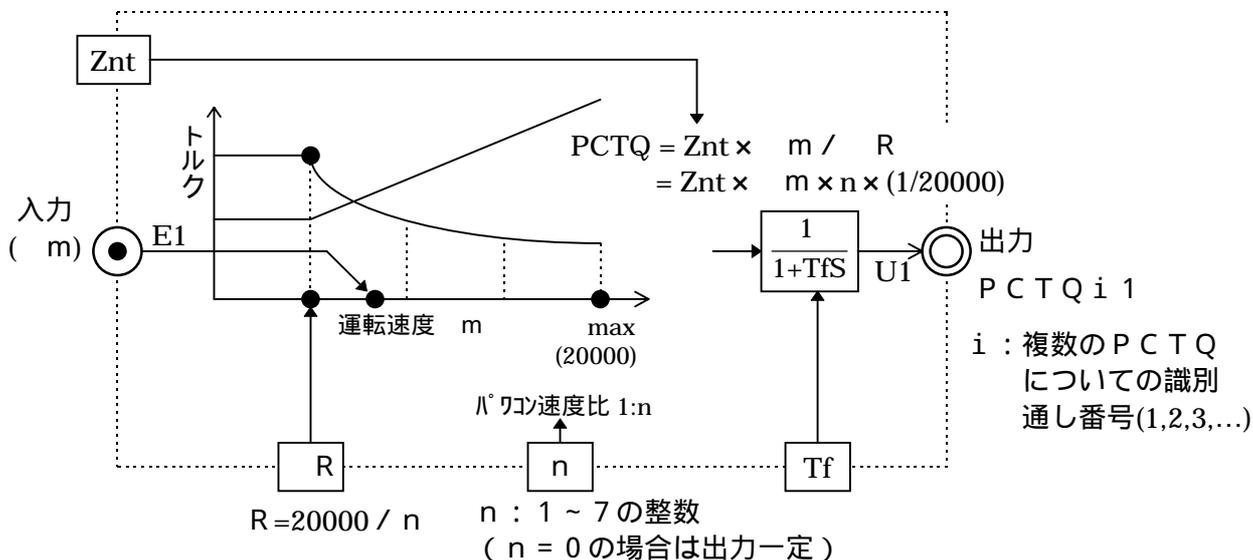
8	S d s のアドレス	$128 / (\text{Dec} \times \text{Sds})$ 0.10s Sds 2.00s	128 / (Dec × Sds) : 減速立ち上がり変化率 Sds : 減速立ち上がり時間(s) (τ [*] フォルト=2.00s) コンソール設定エリア:P-143 ~ 145 (注)
9	S d e のアドレス	$128 / (\text{Dec} \times \text{Sde})$ 0.10s Sde 2.00s	128 / (Dec × Sde) : 減速整定変化率 Sde : 減速整定時間(τ [*] フォルト=2.00s) コンソール設定エリア:P-153 ~ 155 (注)
			<p>The graph illustrates a speed profile starting from zero, increasing with acceleration (Acc) to a peak speed of 20000. The acceleration phase is labeled Sas. The speed then remains constant for a short duration before decelerating. The deceleration phase is divided into two parts: Sae (deceleration to a lower speed) and Sds (deceleration to zero). The final deceleration phase is labeled Sde. The overall deceleration rate is labeled Dec.</p>

注意：コンソール設定エリアは以下の様に決定すること。

	S A R C 1	S A R C 2	S A R C 3
A c c	P - 1 3 0	P - 1 3 1	P - 1 3 2
S a s	P - 1 4 0	P - 1 4 1	P - 1 4 2
S a e	P - 1 5 0	P - 1 5 1	P - 1 5 2
D e c	P - 1 3 3	P - 1 3 4	P - 1 3 5
S d s	P - 1 4 3	P - 1 4 4	P - 1 4 5
S d e	P - 1 5 3	P - 1 5 4	P - 1 5 5

20. PCTQ (Torque Constants under Power Constant Control) トルク発生係数の逆数
(ピシーケー)

ブロックタイプ = 50h 演算時間 = 11.6 μsec 使用RAMエリア = 1



マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	50h	
1	入力 n のアドレス	n : 1 ~ 7 の整数 もしくは 0	パワコン速度比 (n=0 の場合は出力一定) コンソール設定エリア:P-136 ~ 139 (注)
2	入力 E1 のアドレス	100%=20000	
3	入力 R のアドレス (手入力不可)	20000 / n	手入力不可 n を入力すれば、自動で計算される。 コンソール設定エリア:P-146 ~ 149 (注)
4	入力 Znt のアドレス	2048 × Znt 0.001 Znt 15.999	トルク発生係数の逆数 $Znt = 1/Ktn$ (トルコン時の値) (デフォルト=1.000) コンソール設定エリア:P-156 ~ 159
5	Tf	26840 / Tf(ms) 1ms Tf 1000ms	遅れゲイン Tf : PCTQ の一次遅れフィルタ時定数 [ms] (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99

注意：コンソール設定エリアは以下の様に決定すること。

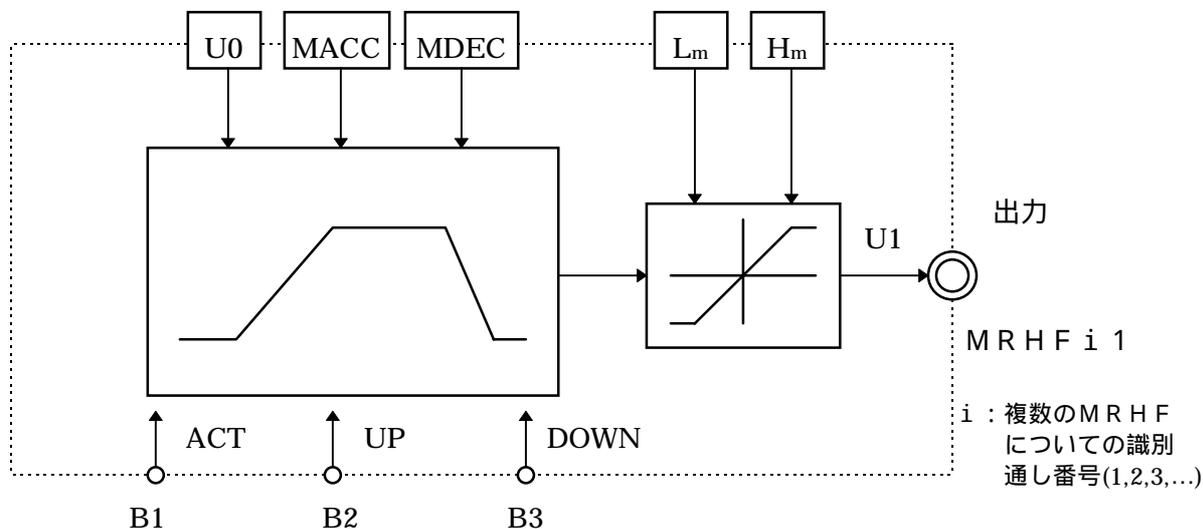
	PCTQ 1	PCTQ 2	PCTQ 3	PCTQ 4
n	P - 136	P - 137	P - 138	P - 139
R	P - 146	P - 147	P - 148	P - 149

注意：Tf の値は、タイムステップの値 (スーパーブロック分割数 × 1ms) 以下にしてはならない。

2 1 . M R H F (MRH Function) M R H 関数

(IΔ7-ΔI仔I7)

ブロックタイプ = 5 4 h 演算時間 = 9 . 9 μ sec 使用 R A M エリア = 1

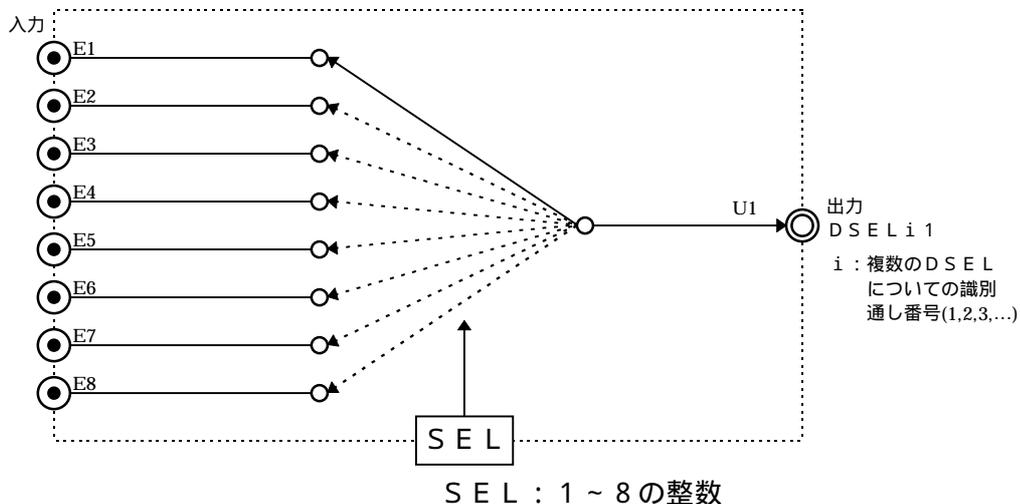


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	5 4 h	
1	入力 B 1 のアドレス	8Bit data	加減速有効スイッチ (Active) : 00h =off FFh=on
2	入力 B 2 のアドレス	8Bit data	加速スイッチ (Up) : 00h =off FFh=on
3	入力 B 3 のアドレス	8Bit data	減速スイッチ (Down) : 00h =off FFh=on
4	U 0 のアドレス	-163.0% ~ 163.0% (100%=20000)	初期値 (デフォルト=0.0%) コンソール設定エリア:P-200 ~ 209
5	M A C C のアドレス	2560 / MACC 0.10s MACC 100.00s	加速時間[s] (デフォルト=10.00s) コンソール設定エリア:P-75 ~ 84
6	M D E C のアドレス	2560 / MDEC 0.10s MDEC 100.00s	減速時間[s] (デフォルト=10.00s) コンソール設定エリア:P-75 ~ 84
7	H m のアドレス	-163.0% ~ 163.0% (100%=20000)	MRHF 出力の上限値 : (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
8	L m のアドレス	-163.0% ~ 163.0% (100%=20000)	MRHF 出力の下限値 : (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

2 2 . D S E L (Data Selector) データセレクタ
(データセル)

ブロックタイプ = 5 8 h 演算時間 = 6 . 7 μ sec 使用 R A M エリア = 0



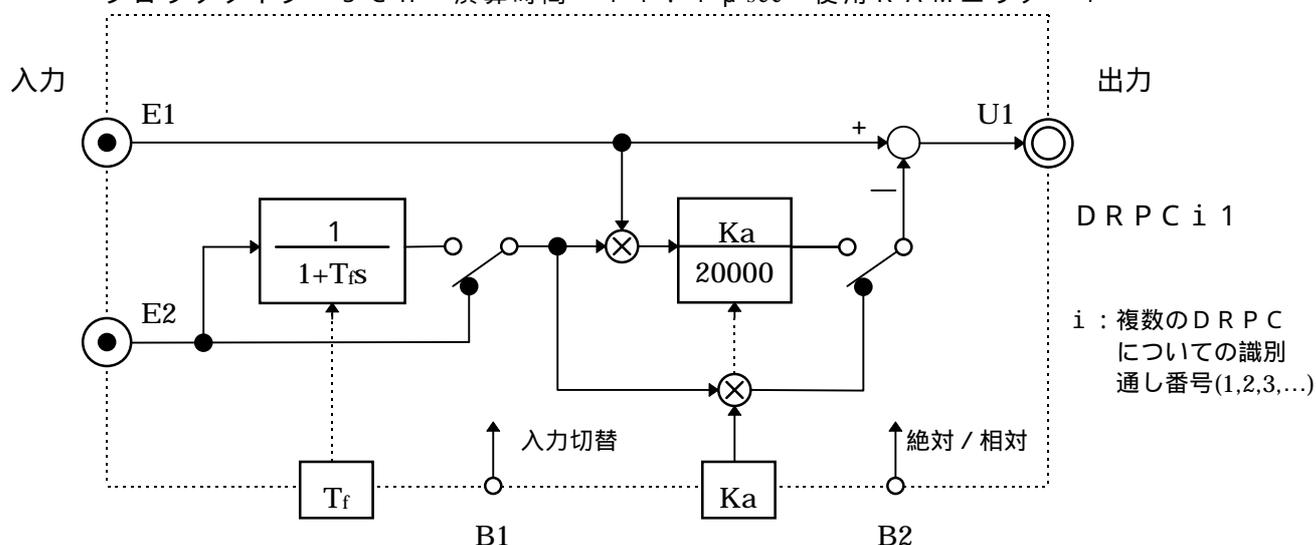
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	5 8 h	
1	入力 E 1 のアドレス	100%=20000	
2	入力 E 2 のアドレス	100%=20000	
3	入力 E 3 のアドレス	100%=20000	
4	入力 E 4 のアドレス	100%=20000	
5	入力 E 5 のアドレス	100%=20000	
6	入力 E 6 のアドレス	100%=20000	
7	入力 E 7 のアドレス	100%=20000	
8	入力 E 8 のアドレス	100%=20000	
9	入力 SEL のアドレス	SEL : 1 ~ 8 の整数	選択されるデータ番号 コンソール設定エリア:P-100 ~ 104

2 3 . D R P C (Dropping Control) 垂下制御

(ドロップシー)

ブロックタイプ = 5 C h 演算時間 = 1 4 . 1 μ sec 使用 R A M エリア = 1



マトリクススイッチ

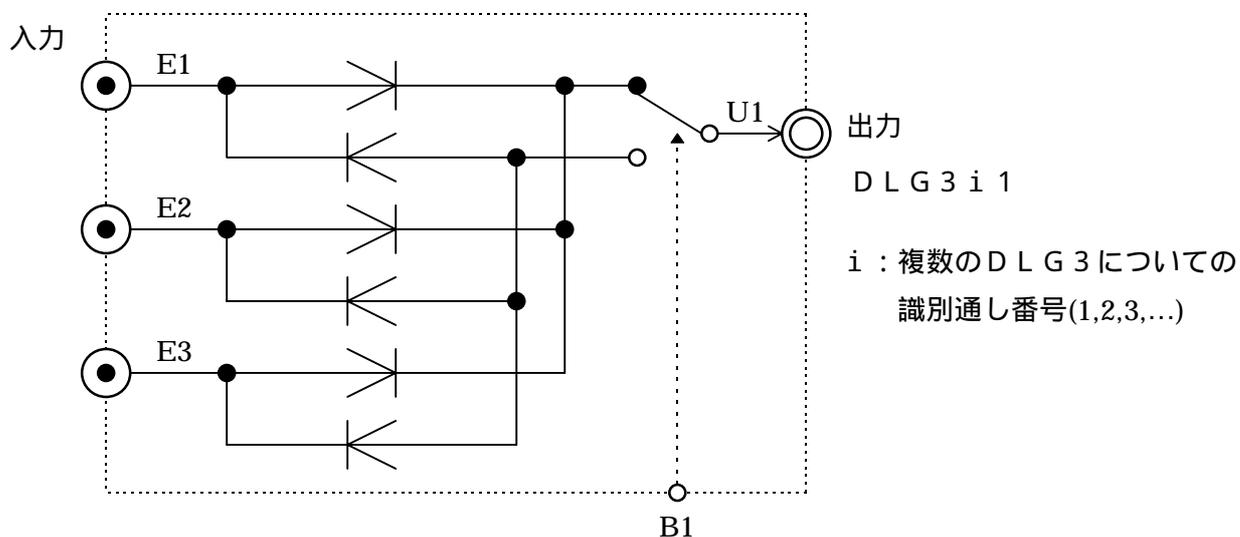
相対アドレス (×4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	5 C h	
1	入力 B 1 のアドレス	8Bit data	フィルタ切替スイッチ : 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	絶対 / 相対垂下切替スイッチ : B2=00h : 絶対垂下 B2=FFh : 相対垂下
3	入力 E 1 のアドレス	100%=20000	速度指令
4	入力 E 2 のアドレス	100%=20000	トルク・フィードバック
5	K a のアドレス	32768 × Ka 0.000 Ka 0.999	垂下量 : (デフォルト=0.000) コンソール設定エリア:P-35 ~ 44
6	T f のアドレス	26840 / Tf(ms) 1ms Tf 1000ms	フィルタ時定数[ms] : (デフォルト=10ms) コンソール設定エリア:P-85 ~ 99

注意 : T f の値は、タイムステップの値 (スーパーブロック分割数 × 1 m s) 以下にしなければならない。

24. DLG3 ダイオード優先 (3入力)

(ディレイ - 3)

ブロックタイプ = 60h 演算時間 = 5.1 μsec 使用RAMエリア = 0

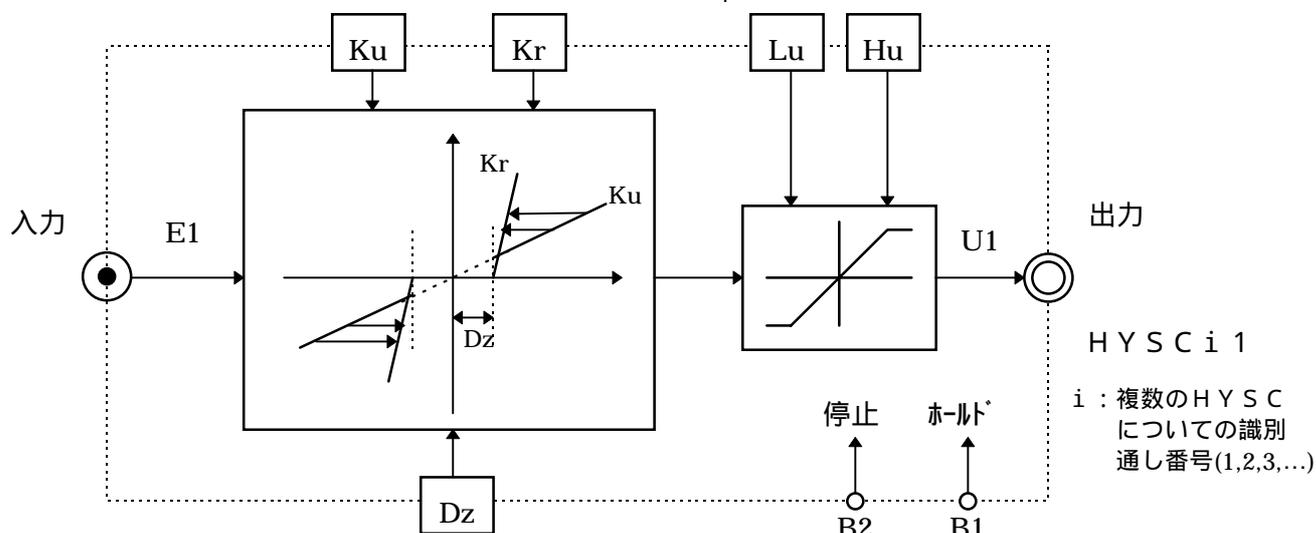


マトリクススイッチ

相対アドレス (x4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	60h	
1	入力 B 1 のアドレス	8Bit data	出力選択 B1=00h : 最大値出力 B1=FFh : 最小値出力
2	入力 E 1 のアドレス	100%=20000	
3	入力 E 2 のアドレス	100%=20000	
4	入力 E 3 のアドレス	100%=20000	

25. HYS C (Hysteresis Control) ヒステリシス非線形制御 (ヒスシ-)

ブロックタイプ = 64 h 演算時間 = 11.0 μ sec 使用RAMエリア = 1



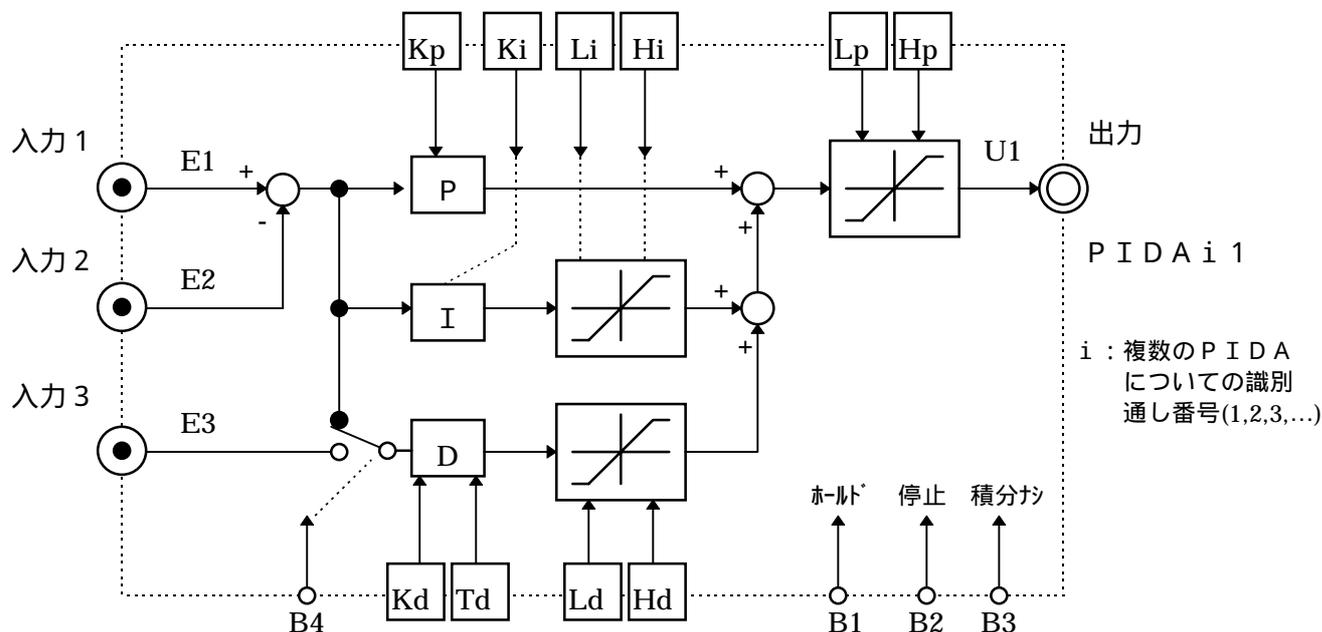
マトリクススイッチ

相対アドレス (×4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	64 h	
1	入力 B 1 のアドレス	8Bit data	ホールド [*] : 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 : 00h=off, FFh=on
3	入力 E 1 のアドレス	100%=20000	
4	Ku のアドレス	4096 × Ku 0.000 Ku 7.999	ヒステリシス上昇ゲイン (デフォルト=1.000) コンソール設定エリア:P-115 ~ 124
5	Kr のアドレス	256 × Kr 0.00 Kr 127.99	ヒステリシス下降ゲイン (デフォルト=5.00) コンソール設定エリア:P-45 ~ 54
6	Dz のアドレス	20000 × Dz 0.0% Dz 100.0%	デッド・ゾーン (デフォルト=0.0%) コンソール設定エリア:P-160 ~ 169
7	Hu のアドレス	-163.0% Hu 163.0% (100%=20000)	HYS C の出力上限値 : (デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
8	Lu のアドレス	-163.0% Lu 163.0% (100%=20000)	HYS C の出力下限値 : (デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

26. PID A (PID Amp) PID アンプ

(P-I-A-I-)

ブロックタイプ = 68h 演算時間 = 27.2 μsec 使用RAMエリア = 2



マトリクススイッチ

相対アドレス (x4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	68h	
1	入力 B 1 のアドレス	8Bit data	ホルト* : 00h=off, FFh=on
2	入力 B 2 のアドレス	8Bit data	停止 : 00h=off, FFh=on
3	入力 B 3 のアドレス	8Bit data	積分なし : 00h=off, FFh=on
4	入力 B 4 のアドレス	8Bit data	B4=00h : 内部接続 B4=FFh : 入力 E 3 接続
5	入力 E 1 のアドレス	100%=20000	
6	入力 E 2 のアドレス	100%=20000	
7	入力 E 3 のアドレス	100%=20000	
8	K p のアドレス	256 × Kp 0.00 Kp 127.99	比例ゲイン (テ*フォルト=5.00) コンソール設定エリア:P-45 ~ 54
9	K i のアドレス	256000 / Ki(ms) 10ms Ki 10000ms	積分時定数 [ms] (テ*フォルト=50ms) コンソール設定エリア:P-55 ~ 64
10	K d のアドレス	4096 × Kd 0.000 Kd 7.999	微分ゲイン (テ*フォルト=1.000) コンソール設定エリア:P-115 ~ 124
11	T d のアドレス	26840 / Td(ms) 1ms Td 1000ms	微分時定数 [ms] (テ*フォルト=10ms) コンソール設定エリア:P-85 ~ 99
12	H p のアドレス	-163.0% ~ 163.0% (100%=20000)	(テ*フォルト=100.0%) コンソール設定エリア:P-210 ~ 229

次ページへ続く

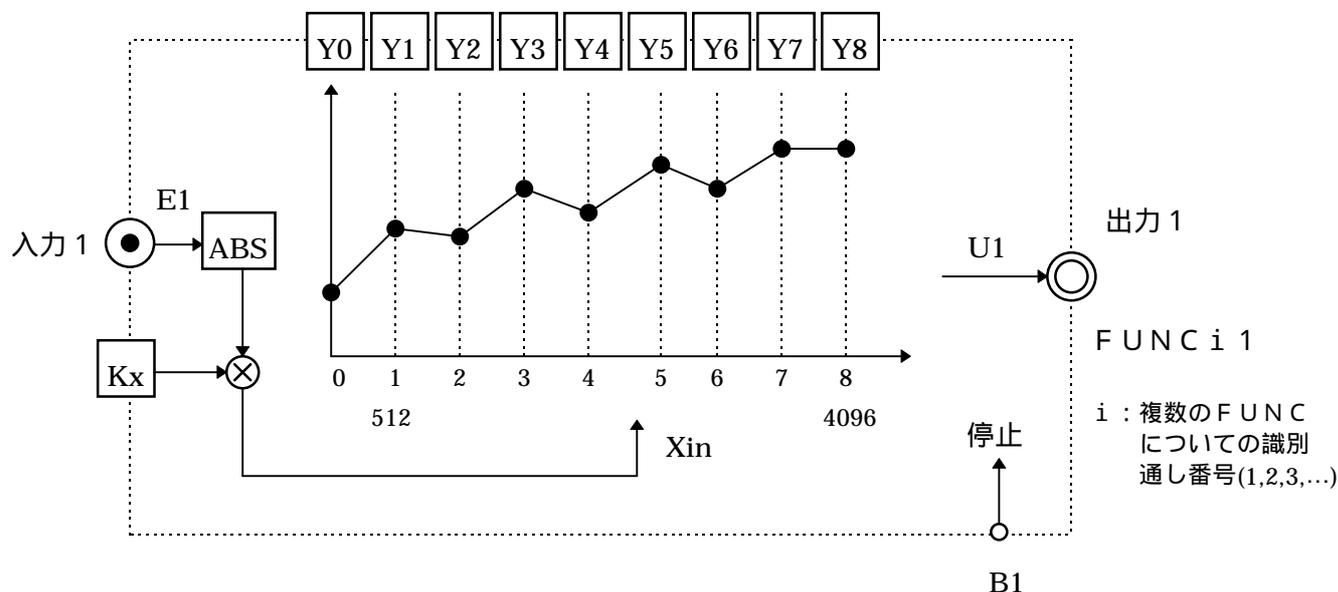
1 3	L p のアドレス	-163.0% ~ 163.0% (100%=20000)	(デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249
1 4	H i のアドレス	-163.0% ~ 163.0% (100%=20000)	(デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
1 5	L i のアドレス	-163.0% ~ 163.0% (100%=20000)	(デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249
1 6	H d のアドレス	-163.0% ~ 163.0% (100%=20000)	(デフォルト=100.0%) コンソール設定エリア:P-210 ~ 229
1 7	L d のアドレス	-163.0% ~ 163.0% (100%=20000)	(デフォルト=-100.0%) コンソール設定エリア:P-230 ~ 249

注 1 : K_d / T_d が 1 以下では微分器が出力されない。

注 2 : T_d の値は、タイムステップの値 (スーパブロック分割数 \times 1 m s) 以下にしてはならない。

27. FUNC (Function Generator) 関数発生器
(ファンク)

ブロックタイプ = 6 C h 演算時間 = 10.9 μsec 使用RAMエリア = 0



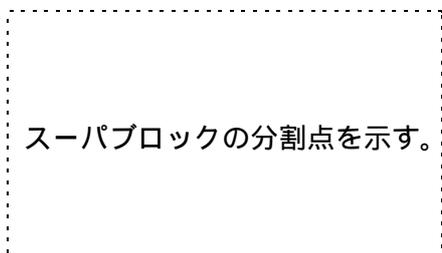
マトリクススイッチ

相対アドレス (x4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	6 C h	
1	入力 B 1 のアドレス	8Bit data	停止 : 00h=off, FFh=on
2	入力 E 1 のアドレス	100%=20000	
3	Y 0 のアドレス	0.0% Y0 163.0% (100%=20000)	Y 0 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
4	Y 1 のアドレス	0.0% Y1 163.0% (100%=20000)	Y 1 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
5	Y 2 のアドレス	0.0% Y2 163.0% (100%=20000)	Y 2 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
6	Y 3 のアドレス	0.0% Y3 163.0% (100%=20000)	Y 3 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
7	Y 4 のアドレス	0.0% Y4 163.0% (100%=20000)	Y 4 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
8	Y 5 のアドレス	0.0% Y5 163.0% (100%=20000)	Y 5 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
9	Y 6 のアドレス	0.0% Y6 163.0% (100%=20000)	Y 6 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
10	Y 7 のアドレス	0.0% Y7 163.0% (100%=20000)	Y 7 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
11	Y 8 のアドレス	0.0% Y8 163.0% (100%=20000)	Y 8 の設定値 (テ'フォルト=0.0%) コンソ'設定エリア:P-170 ~ 199
12	K x のアドレス	Kx x 4096 0.000 Kx 7.999	入力変換係数 (テ'フォルト=1.000) コンソ'設定エリア:P-115 ~ 124

28 . P A U S (Superblock pause code) スーパーブロック分割点

(ホ-ス)

ブロックタイプ = 7 0 h



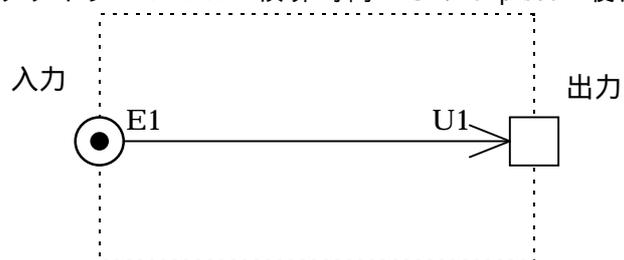
マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	7 0 h	

注意：スーパーブロックの実行時間が 2 0 0 μ sec を超える場合は、P A U S を入れてスーパーブロックを分割すること。(最大 4 分割まで)

29 . J M P W (Jumper Wiring) ワードデータの転送 (指定アドレスに出力)
 (ジャンプダブル)

ブロックタイプ = 7 4 h 演算時間 = 3 . 6 μ sec 使用 R A M エリア = 0

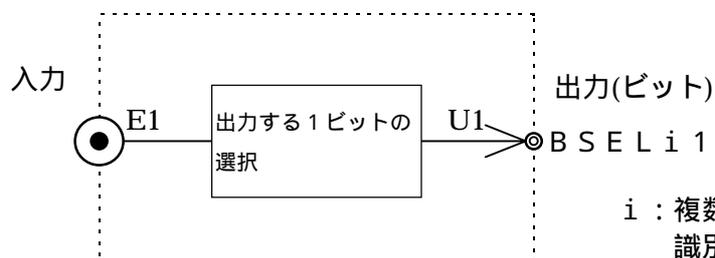


マトリクススイッチ

相対アドレス (× 4)	データアドレス (32bit)	データ形式	備考
0	ブロックタイプ	7 4 h	
1	入力 E 1 のアドレス	100%=20000	
2	出力 U 1 のアドレス	100%=20000	

30 . B S E L (Bit selector) データの 1 ビット選択 (演算出力データブロックに出力)
 (ビットセル)

ブロックタイプ = 7 8 h 演算時間 = 8 . 9 μ sec 使用 R A M エリア = 0



i : 複数の B S E L についての
 識別通し番号(1,2,3,...)

マトリクススイッチ

相対アドレス (× 4)	データアドレス(32bit)	データ形式	備考
0	ブロックタイプ	7 8 h	
1	入力 E 1 のアドレス	1WORD(16bit)	
2	ビット番号の指定	0 ~ 15 の整数	マトリクススイッチにおいては、 上位 2 バイトは 0xFFFF とする。 従ってマトリクススイッチでは 0xFFFF0000 ~ 0xFFFF000F となる。

注意 : 本 B S E L ブロックは、指定されたアドレスの指定された 1 ビットの状態をスーパーブロック用
 ビットデータ (8 bit data) として演算出力データブロックに出力する。
 アドレスに対応するデータは、1 W O R D (1 6 ビット) である。

 **東洋電機製造株式会社**

<https://www.toyodenki.co.jp/>

本 社 東京都中央区八重洲一丁目 4-16 (東京建物八重洲ビル) 〒103-0028
産業事業部 TEL. 03 (5202) 8132~6 FAX. 03 (5202) 8150

TOYODENKI SEIZO K.K.

<https://www.toyodenki.co.jp/en/>

HEAD OFFICE: Tokyo Tatemono Yaesu Bldg, 1-4-16 Yaesu, Chuo-ku,
Tokyo, Japan ZIP CODE 103-0028
TEL: +81-3-5202-8132 -6
FAX: +81-3-5202-8150

サービス網

東洋産業株式会社

<https://www.toyosangyou.co.jp/>

本 社 東京都大田区大森本町一丁目 6-1 (大森パークビル) 〒143-0011
TEL. 03 (5767) 5781 FAX. 03 (5767) 6521

本資料記載内容は予告なく変更することがあります。ご了承ください。

QG16957E_20181201